

Method and device for switching on and off power semiconductors, especially for the torque-variable operation of an asynchronous machine, for operating an ignition system for spark ignition engines, and switched-mode power supply

Patent number: US2004085117

Publication date: 2004-05-06

Inventor: MELBERT JOACHIM (DE); DORLEMANN CHRISTOPH (DE)

Applicant:

Classification:

- international: **H03K17/16; H03K17/16; (IPC1-7): H03K17/60**

- european: H03K17/16B4B; H03K17/16E

Application number: US20030455252 20030605

Priority number(s): DE20001061563 20001206; WO2001EP14226 20011205

Also published as:



WO0247265 (A3)

WO0247265 (A2)

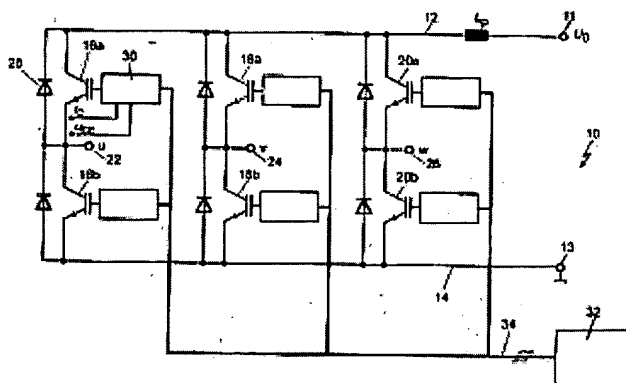
US7046051 (B2)

DE10061563 (A1)

Report a data error here

Abstract of US2004085117

The invention relates to a method and to a device for switching on and off power semiconductors, especially IGBTs or power MOS-FETs with inductive load, such as are preferably used for the torque-variable operation of asynchronous machines, in ignition systems for spark ignition engines, in switched-mode power supplies or in power factor controllers. A voltage (UCE; UDS) dropping across the power semiconductor and a current (IC; ID) flowing through the power semiconductor are detected and their temporal progression during a switching operation is controlled. The temporal progression of the voltage (UCE; UDS) and the temporal progression of the current (IC; ID) are substantially controlled in a time-delayed manner.



Data supplied from the **esp@cenet** database - Worldwide



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

①2 **Offenlegungsschrift**
①0 **DE 100 61 563 A 1**

②1 Aktenzeichen: 100 61 563.5
②2 Anmeldetag: 6. 12. 2000
④3 Offenlegungstag: 27. 6. 2002

⑤1 Int. Cl.⁷:
H 03 K 17/08
H 03 K 17/567
H 03 K 17/16
H 02 M 1/08
H 02 P 7/62
H 02 P 7/63
H 02 M 1/12
G 05 F 1/10
F 02 P 3/00
H 04 N 5/63

DE 100 61 563 A 1

⑦1 Anmelder:
RUBITEC Gesellschaft für Innovation und
Technologie der Ruhr-Universität Bochum mbH,
44801 Bochum, DE

⑦4 Vertreter:
Witte, Weller & Partner, 70178 Stuttgart

⑦2 Erfinder:
Melbert, Joachim, Prof. Dr.-Ing., 82041
Deisenhofen, DE; Dörlemann, Christoph, Dipl.-Ing.,
45657 Recklinghausen, DE

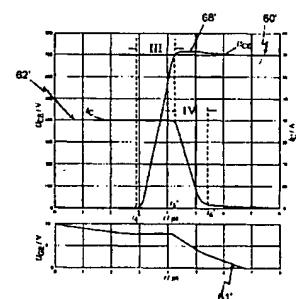
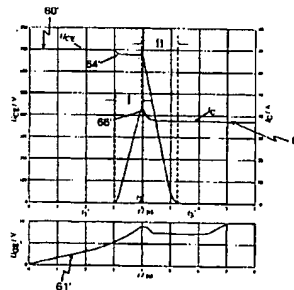
⑤6 Entgegenhaltungen:
DE 34 20 312 C2
DE 196 10 895 A1
DE 6 91 23 234 T2
US 53 90 070

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Verfahren und Vorrichtung zum Ein- und Ausschalten von Leistungshalbleitern, insbesondere für ein drehzahlvariables Betreiben einer Asynchronmaschine, ein Betreiben einer Zündschaltung für Ottomotoren, sowie Schaltnetzteil

⑤7 Ein Verfahren und eine Vorrichtung dienen zum Ein- und Ausschalten von Leistungshalbleitern, insbesondere von IGBTs oder Leistungs-MOS-FETs mit induktiver Last, wie sie bevorzugt zum drehzahlvariablen Betreiben von Asynchronmaschinen, in Zündschaltungen für Otto-Motoren, in Schaltnetzteilen oder in Power-Factor-Controllern eingesetzt werden. Eine über dem Leistungshalbleiter abfallende Spannung (U_{CE} ; U_{DS}) sowie ein durch den Leistungshalbleiter fließender Strom (I_C ; I_D) werden erfaßt und deren zeitliche Verläufe während des Schaltvorganges geregelt. Die Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) und die Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) erfolgen im wesentlichen zueinander zeitversetzt (Fig. 3C und 3D).



DE 100 61 563 A 1

[0001] Die Erfindung betrifft ein Verfahren zum Ein- und Ausschalten von Leistungshalbleitern, bei dem eine über dem Leistungshalbleiter abfallende Spannung sowie ein durch den Leistungshalbleiter fließender Strom erfaßt und deren zeitliche Verläufe während des Schaltvorganges geregelt werden.

[0002] Die Erfindung betrifft ferner eine Vorrichtung zum Schalten von Leistungshalbleitern, mit Mitteln zum Erfassen einer über dem Leistungshalbleiter abfallenden Spannung sowie eines durch den Leistungshalbleiter fließenden Stroms und mit einem Regler zum regeln derer zeitlichen Verläufe während des Schaltvorganges.

[0003] Die Erfindung betrifft weiterhin ein Verfahren zum drehzahlvariablen Betreiben einer Asynchronmaschine mit einem Umrichter, der durch Ein- und Ausschalten von Leistungshalbleitern eine frequenzvariable 3-Phasen-Spannung erzeugt.

[0004] Die Erfindung betrifft ferner eine drehzahlvariable Asynchronmaschine mit einem Umrichter zum Erzeugen einer frequenzvariablen 3-Phasen-Spannung.

[0005] Darüber hinaus betrifft die Erfindung noch ein Verfahren zum Betreiben einer Zündschaltung für Ottomotoren sowie eine entsprechende Zündschaltung und schließlich noch ein Schaltnetzteil sowie einen Power-Factor-Controller.

[0006] Ein Verfahren und eine Vorrichtung der eingangs genannten Art sind aus einem Aufsatz von Rüedi, Heinz et al. "Dynamic Gate Controller - A new IGBT gate unit for high current/high voltage IGBT modules", Power Conversion, June 1995 Proceedings, Seite 241 bis 249, bekannt.

[0007] Ein Verfahren zum Betreiben einer Zündschaltung sowie eine entsprechende Zündschaltung selbst sind aus dem Aufsatz von Lokuta, Fred et al. "Damit es richtig zündet", Design & Elektronik, Heft 25/26 vom 10.12.1996, Seiten 52 bis 54, bekannt.

[0008] Ein Schaltnetzteil der oben genannten Art ist aus dem Datenblatt "LT1533" der Firma Linear Technology vom Januar 1999 bekannt.

[0009] Power Factor Controller sind in vielfältiger Ausführung bekannt, beispielsweise aus dem Aufsatz von Noon, James, "PFC controllers optimised for functional requirements", PCIM Europe, Heft 4, 2000, Seite 22 bis 25, aus dem weiteren Aufsatz desselben Autors "Netzschwankungen korrigieren", Leistungselektronik & Stromversorgung, April 2000, Seite 40 bis 43, dem Aufsatz von Goddard, Thomas, "Controller combines 'Green' mode with PFC and PWM", Power Electronics Engineering Europe, Juni 1999, Seite 12 bis 16, sowie einem Datenblatt "BiCMOS PFC/PWM Combination Controller der Firma UNITRODE vom August 1999.

[0010] IGBTs und Leistungs-MOS-FETs sind handelsübliche Halbleiterbauelemente, die von den einschlägigen Herstellern üblicherweise als Einzelelemente oder auch als Module mit mehreren derartigen IGBTs verkauft werden (vgl. Datenblatt "Neue lötbare Sixpacks der IGBT Plus-Serie Econo Plus" der Firma Toshiba vom Juni 1998).

[0011] Typische Einsatzbereiche für derartige IGBTs und MOS-FETs sind die Anwendung in Schaltnetzteilen, sogenannten Power-Factor-Controllern (PFCs), Zündanlagen für Ottomotoren und Umrichtern.

[0012] Für die Ansteuerung derartiger Leistungshalbleiter sind unterschiedliche Treiberschaltungen vorgeschlagen worden.

[0013] In der DE 34 20 312 C2 ist eine Ansteuerschaltung für einen Ablenk-Leistungstransistor beschrieben, wie er in einer Ablenkungsschaltung eines Fernsehgerätes verwendet

wird. Die Ansteuerschaltung ist mit einer Sensorvorrichtung versehen, die ein dem Momentanwert des Transistorhauptstroms proportionales Istwertsignal liefert, das der Ansteuerschaltung zugeführt wird, um den Einschaltbasisstrom während seines gesamten Anstiegs in Abhängigkeit von dem Istwertsignal auf einen vorgegebenen Wert zu regeln.

[0014] In einer Dissertation von Gerster, Christian, "Reihenschaltung von Leistungshalbleitern mit steuerseitig geregelter Spannungsverteilung", veröffentlicht in "Series in Microelectronics", Vol. 50, Hartung-Gorre Verlag Konstanz, 1995, sind zahlreiche Verfahren zur Einstellung des Schalt- und Sperrverhaltens Reihengeschalteter Leistungshalbleiter, darunter IGBTs beschrieben. In diesem Zusammenhang wird auch auf sogenannte "Snubber"-Schaltungen verwiesen, worunter Spannungsanstiegsbegrenzungsschaltungen verstanden werden.

[0015] Weitere Treiberschaltungen für IGBTs sind in den Aufsätzen von Edlmoser, K. H. et al., "Floating, flexible and intelligent gate driver circuit for IGBT half-bridge modules up to 1,200 V, 100 A", Power Conversion, April 1992 Proceedings, Seiten 96 bis 106, sowie im Aufsatz von Böstlerling, Werner et al., "Nonproblematic gate drive of IGBT-modules", Power Conversion, April 1992 Proceedings, Seiten 87 bis 95, beschrieben.

[0016] Wie bereits weiter oben erwähnt wurde, werden IGBTs heute üblicherweise in elektrischen Umrichtern eingesetzt. Sie erzeugen dabei eine frequenzvariable 3-Phasen-Spannung aus einer Gleichspannung zum drehzahlvariablen Betrieb einer elektrischen Maschine, insbesondere einer Asynchronmaschine. IGBT-Transistoren können im Gegensatz zu früher eingesetzten Thyristoren zu beliebigen Zeiten am Gate ein- und ausgeschaltet werden.

[0017] Um das zeitlich kontrollierte Ein- und Ausschalten der IGBTs zu bewirken, enthalten die Umrichter einen Mikrocontroller oder eine Steuereinheit. Die Ausgangssignale dieser Schaltungen liegen bei 0/5 V oder bei -5 V/15 V und damit unterhalb der Steuerpegel handelsüblicher IGBTs, die bei 0/15 V liegen. Weiterhin ist der Ausgangsstrom dieser Schaltungen zu gering, um eine direkte Kopplung zu den IGBTs vorzunehmen. Aus diesen Gründen ist es erforderlich, eine Treiberschaltung zu verwenden. Treiberschaltungen der hier interessierenden Art haben im allgemeinen einen sehr niederohmigen Ausgang und können hohe Ausgangsströme in der Größenordnung von mehreren Ampere liefern. Auf diese Weise lassen sich handelsübliche IGBT-Transistoren für die genannten Anwendungen in die beiden Betriebszustände "ein" und "aus" bringen.

[0018] Um die vorgenannten Schaltvorgänge möglichst schnell ausführen zu können, sollte die Flankensteilheit für die Kollektor-Emitter-Spannung U_{CE} sowie den Kollektor-Strom I_C möglichst hoch sein. Bei kurzen Umschaltzeiten erhält man eine geringe Umschaltverlustleistung. Andererseits kann die Flankensteilheit der beiden genannten Größen nicht beliebig groß gewählt werden, weil in der Praxis einschränkende Randbedingungen vorhanden sind. So muß zunächst die zeitliche Änderung der Kollektor-Emitter-Spannung dU_{CE}/dt begrenzt werden, weil ansonsten unzulässig hohe Verschiebungsströme in der Isolation des Motors auftreten. Die genannte zeitliche Änderung dU_{CE}/dt der Kollektor-Emitter-Spannung muß ebenso wie die zeitliche Änderung des Kollektor-Stroms dI_C/dt begrenzt werden, weil ansonsten eine unzulässig hohe elektromagnetische Störstrahlung auftritt. Schließlich würde eine zu hohe zeitliche Änderung dI_C/dt des Kollektor-Stroms in Verbindung mit der parasitären Induktivität zu einer Überspannung am IGBT führen.

[0019] Aus diesen Gründen muß man die Flankensteilheiten bzw. zeitlichen Verläufe dU_{CE}/dt und dI_C/dt gering hal-

ten. Auf der anderen Seite entstehen in dieser Phase die Schaltverluste, die wiederum die Verlustwärme im IGBT bestimmen und deshalb auch klein sein sollten.

[0020] Bei den bekannten Treiberschaltungen werden passive Netzwerke zwischen dem Treiberausgang und dem IGBT-Gate verwendet und die angegebenen Parameter werden aufeinander abgestimmt. In dem bereits erwähnten Aufsatz von Bösterling et al. sind z. B. zwei Vorschläge enthalten, von denen der eine (Fig. 5a) auf Seite 91) einen festen Widerstand im Gate-Kreis des IGBTs vorsieht, während der andere Vorschlag (Fig. 6b) auf Seite 91) vorsieht, das Gate des IGBT über zwei unterschiedliche Widerstände anzusteuern, die über jeweils einen Transistor in den Gate-Kreis geschaltet werden können. Während also im erstgenannten Vorschlag ein Widerstand sowohl für den Einschaltvorgang wie auch für den Ausschaltvorgang vorgesehen ist, verwendet der zweite Vorschlag zwei unterschiedliche Widerstände, von denen der Widerstand für den Ausschaltvorgang üblicherweise kleiner als der Widerstand für den Einschaltvorgang dimensioniert ist.

[0021] Diese Vorgehensweise hat den Nachteil, daß der Widerstand bzw. die Widerstände lediglich nach dem Datenblatt des Leistungshalbleiters dimensioniert werden können, wobei sowohl Änderungen in den Einsatzbedingungen (schwankende Temperatur) wie aber auch vor allem Änderungen in der Last zu teilweise deutlichen Verschlechterungen des Betriebsverhaltens führen können.

[0022] Der Aufsatz von McNeill, Neville et al. "Assessment of Off-State Negative Gate Voltage requirements for IGBT's", IEEE Transactions On Power Electronics, VOL. 13, S. 436 bis 440, 1998, enthält einen allgemeinen Bericht über ein mögliches parasitäres Einschalten des ausgeschalteten IGBTs über die Rückwirkungskapazität, wenn die erste zeitliche Ableitung der Kollektor-Emitter-Spannung positive Werte annimmt.

[0023] In einem Aufsatz von Musumeci, S. et al. "A New Adaptive Driving Technique for High Current Gate Controlled Devices", IEEE Transactions, Seite 480 bis 486, 1994, ist eine Schaltung beschrieben, bei der angestrebt wird, die erste zeitliche Ableitung des Kollektorstroms zu limitieren, um auf diese Weise EMV-Störungen zu begrenzen. Zu diesem Zweck werden zwei schaltbare Spannungsquellen verwendet. Eine Regelung findet dabei nicht statt.

[0024] Die bekannten Treiberschaltungen haben somit verschiedene Nachteile:

Mit einem fest dimensionierten passiven Netzwerk kann nur ein Verlauf $U_{CE}(t)$ oder $I_C(t)$ für einen Belastungsfall festgelegt werden. Der jeweils andere Verlauf $I_C(t)$ oder $U_{CE}(t)$ stellt sich zwangsläufig ein. In Abhängigkeit der Belastung des Schaltkreises ändern sich beide zeitlichen Verläufe. Hinzu kommt, daß die Verläufe annähernd stark nichtlinear sind und kein konstantes dU_{CE}/dt und dI_C/dt aufweisen, wie es jedoch aufgrund der Isolationsbelastung und der elektromagnetischen Abstrahlung gewünscht wird.

[0025] Weiterhin können die Flankensteilheiten bzw. zeitlichen Verläufe dU_{CE}/dt und dI_C/dt nicht getrennt voneinander festgelegt werden. Mit geeigneten Netzwerken können sie für den Einschaltvorgang und den Ausschaltvorgang jedoch unterschiedlich eingestellt werden.

[0026] Bei üblicher Dimensionierung herkömmlicher Treibernetzwerke entstehen ca. 25% bis 30% Überspannung der Kollektor-Emitter-Spannung U_{CE} beim Ausschalten gegenüber der Versorgungsspannung. Dies erfordert im allgemeinen eine höhere Spannungsklasse der IGBTs und führt zu Mehrkosten.

[0027] Ein weiterer Nachteil bekannter Treiberschaltungen besteht darin, daß die Maximalwerte von dU_{CE}/dt und dI_C/dt nur kurzzeitig während des Schaltvorganges aufre-

ten. Da die Dimensionierung nach diesen Grenzwerten erfolgt, ergibt sich eine höhere Verlustleistung, verglichen mit einem Schaltverlauf bei konstantem dU_{CE}/dt und dI_C/dt .

[0028] Schließlich haben herkömmliche Treibernetzwerke den Nachteil, daß die das transiente Verhalten bestimmenden Bauelemente teilweise vor dem Gate und teilweise am IGBT-Ausgang liegen. Letztere liegen somit an hoher Spannung. Sie führen damit auch hohe Ströme und erzeugen als Leistungsbaulemente zusätzliche Kosten.

[0029] Aus dem eingangs genannten Aufsatz von Rüedi "Dynamic Gate Controller. . ." ist eine Topologie für einen IGBT bekannt. Eine Treiberschaltung umfaßt einen Regler für den zeitlichen Verlauf der Kollektor-Emitter-Spannung U_{CE} sowie den zeitlichen Verlauf des Kollektor-Stroms I_C und schließlich auch eine Überwachungsschaltung für die Kollektor-Emitter-Spannung U_{CE} . Die von diesen Baugruppen erzeugten Signale werden in einem Summenpunkt zusammengeführt und dienen zur Ansteuerung des IGBT-Gate. Über den genaueren Aufbau, die Funktion und das Zusammenwirken dieser Baugruppen ist nichts angegeben. Der Nachweis der Wirksamkeit des Verfahrens, bspw. anhand von Strom-Spannungsverläufen, wird in dem Aufsatz nicht gebracht.

[0030] In der DE 196 10 895 A1 sind ein Verfahren zur Einschaltregelung eines IGBTs sowie eine Vorrichtung zur Durchführung des Verfahrens beschrieben. Dabei wird zwar im Eingang des IGBTs ein Netzwerk verwendet, das als Stromquelle gezeichnet ist, durch eine Rückkopplung des Ausganges dieses Netzwerkes auf den invertierenden Eingang einer vorgeschalteten Endstufe (Operationsverstärker) wird jedoch das Netzwerk funktional wiederum zur Spannungsquelle. Bei dem bekannten Verfahren wird ebenfalls von vorgegebenen Kennwerten (Kennlinien) des IGBTs ausgegangen und der Kollektor-Strom nicht gemessen. Folglich gilt die beschriebene Regelung wiederum nur für einen Betriebspunkt des IGBTs und trägt ändernden Umgebungs- oder Lastbedingungen nicht Rechnung.

[0031] Der Erfindung liegt demgegenüber die Aufgabe zugrunde, ein Verfahren und eine Vorrichtung der eingangs genannten Art dahingehend weiterzubilden, daß die vorstehend genannten Nachteile vermieden werden. Insbesondere soll durch eine differenzierte Regelung der zeitlichen Verläufe der Kollektor-Emitter-Spannung dU_{CE}/dt und des Kollektor-Stroms dI_C/dt erreicht werden, daß das gewünschte Schaltverhalten des IGBT mit Bauelementen der geringstmöglichen Leistungsklasse und damit der geringstmöglichen Kosten möglich wird. Weiterhin soll die elektromagnetische Störstrahlung auf ein Minimum begrenzt werden. Darüber hinaus soll die Überspannung beim Ausschaltvorgang auf ein Minimum reduziert werden, so daß man den zulässigen Spannungsbereich des Leistungstransistors weiter ausschöpfen kann. Schließlich soll insgesamt die Schaltverlustleistung erheblich kleiner als bei herkömmlichen Lösungen sein. Es soll ferner möglich sein, die Schaltung in einer monolithischen Bauweise zu integrieren. Schließlich soll die Stabilität der Regelschaltung erhöht werden.

[0032] Diese Aufgaben werden erfindungsgemäß bei einem Verfahren der eingangs genannten Art dadurch gelöst, daß die Regelung des zeitlichen Verlaufs der Spannung und die Regelung des zeitlichen Verlaufs des Stroms im wesentlichen zueinander zeitversetzt erfolgen.

[0033] Bei einer Vorrichtung der eingangs genannten Art wird die Aufgabe erfindungsgemäß dadurch gelöst, daß im Regler die Regelung des zeitlichen Verlaufs der Spannung und die Regelung des zeitlichen Verlaufs des Stroms im wesentlichen zueinander zeitversetzt erfolgen.

[0034] Weiterhin wird die der Erfindung zugrundeliegende Aufgabe bei einem Verfahren der eingangs weiter ge-

nannten Art erfindungsgemäß dadurch gelöst, daß die Leistungshalbleiter nach einem Verfahren der vorstehend genannten Art ein- und ausgeschaltet werden.

[0035] Schließlich zeichnet sich eine drehzahlvariable Asynchronmaschine der eingangs genannten Art erfindungsgemäß dadurch aus, daß der Umrichter eine Vorrichtung gemäß der vorstehend genannten Art umfaßt; gleiches gilt für die eingangs erwähnten weiteren Anwendungen bei Zündschaltungen für Ottomotoren, in Schaltnetzteilen sowie in Power-Factor-Controllern.

[0036] Die der Erfindung zugrundeliegenden Aufgaben werden damit vollkommen gelöst.

[0037] Erfindungsgemäß werden nämlich die zeitlichen Verläufe dU_{CE}/dt und dI_C/dt unabhängig voneinander geregelt. Eine Ablaufsteuerung kontrolliert den kompletten Ein- und Ausschaltvorgang und gewährleistet jederzeit (auch im Störfall, wie z. B. bei einer Kurzschlußabschaltung), daß die beiden Regelungen nur während der erforderlichen Zeitabschnitte innerhalb der zeitlichen Verläufe aktiv sind und sich gegenseitig nicht beeinflussen.

[0038] Die geregelte Ansteuerung des Leistungshalbleiters erreicht damit das gewünschte EMV-Verhalten ebenso wie den gewünschten Isolationsschutz. Versuche haben gezeigt, daß die Überspannung beim Ausschaltvorgang sich auf weniger als 5% reduzieren läßt, so daß man, wie bereits erwähnt, den zulässigen Spannungsbereich des Leistungstransistors weiter ausschöpfen kann. Weiterhin hat sich bestätigt, daß die Schaltverlustleistung erheblich kleiner als bei bekannten Lösungen ausfällt, bei denen die gleiche Grenzsteilheit eingestellt wurde.

[0039] Im Rahmen der vorliegenden Erfindung ist es besonders bevorzugt, wenn als Leistungshalbleiter ein Transistor, insbesondere ein Insulated Gate Bipolar Transistor (IGBT) verwendet wird. In diesem Falle ist die Eingangsspannung die Gate-Emitter-Spannung U_{GE} , die Ausgangsspannung ist die Kollektor-Emitter-Spannung U_{CE} und der Ausgangsstrom ist der Kollektorstrom I_C .

[0040] In diesem Falle ist bevorzugt, wenn als Spannung die Kollektor-Emitter-Spannung U_{CE} des Transistors und als Strom der Kollektor Strom I_C des Transistors herangezogen wird.

[0041] Alternativ kann als Leistungshalbleiter auch ein MOS-FET-Leistungstransistor verwendet werden. In diesem Falle ist die Eingangsspannung die Gate-Source-Spannung U_{GS} , die Ausgangsspannung ist die Drain-Source-Spannung U_{DS} und der Ausgangsstrom ist der Drain-Strom I_D .

[0042] In entsprechender Weise wird dann vorzugsweise als Spannung die Drain-Source-Spannung U_{DS} und als Strom der Drain-Strom I_D des MOS-FETs herangezogen.

[0043] Wenn im Rahmen der vorliegenden Erfindung von einem "zeitlichen Verlauf" einer Spannung oder eines Stroms die Rede ist, so wird erfindungsgemäß darunter bevorzugt die erste zeitliche Ableitung des Spannungs- bzw. Stromverlaufs verstanden. Dies ist jedoch nicht einschränkend zu verstehen. Vielmehr ist es erfindungsgemäß ebenso möglich, aus den Verläufen von Spannung und Strom andere Größen abzuleiten, bspw. die zweite zeitliche Ableitung, das Integral, oder dergleichen mehr.

[0044] Zur Steuerung des zeitlichen Ablaufs beim Ein- und Ausschalten des Leistungstransistors ist besonders bevorzugt, wenn beim Einschalten des Leistungshalbleiters zunächst der zeitliche Verlauf des Stroms und dann der zeitliche Verlauf der Spannung geregelt werden.

[0045] In entsprechender Weise ist bevorzugt, wenn beim Ausschalten des Leistungshalbleiters zunächst der zeitliche Verlauf der Spannung und dann der zeitliche Verlauf des Stroms geregelt werden.

[0046] Diese Vorgehensweisen tragen der Tatsache Rechnung, daß sich die genannten Größen für den Wert der Spannung bzw. des Stroms während der genannten Zeitspannen signifikant ändern und daher einer separaten Regelung besonders gut zugänglich sind.

[0047] Erfindungsgemäß sind verschiedene Kriterien entwickelt worden, um im Falle des Einschaltens des Leistungshalbleiters von der Regelung des zeitlichen Verlaufs des Stroms auf die Regelung des zeitlichen Verlaufs der Spannung zu wechseln bzw. im Falle des Ausschaltens des Leistungshalbleiters von der Regelung des zeitlichen Verlaufs der Spannung auf die Regelung des zeitlichen Verlaufs des Stroms zu wechseln. Diese Kriterien können alternativ oder kumulativ verwendet werden.

[0048] Im Falle des Einschaltens des Leistungstransistors sind diese Kriterien die folgenden:

- a) Erreichen eines Maximalwertes des Stroms;
- b) Abfall des zeitlichen Verlaufs des Stroms um einen vorbestimmten Betrag;
- c) Abfall der Spannung um einen vorbestimmten Betrag;
- d) Abfall des zeitlichen Verlaufs der Spannung um einen vorbestimmten Betrag, insbesondere dann, wenn die erste zeitliche Ableitung der Kollektor-Emitter-Spannung einen vorbestimmten negativen Grenzwert unterschreitet oder der Betrag der ersten zeitlichen Ableitung der Kollektor-Emitter-Spannung einen vorbestimmten positiven Grenzwert überschreitet;
- e) Erreichen eines vorbestimmten Wertes der Gate-Emitter-Spannung eines als Leistungshalbleiter verwendeten IGBTs;
- f) Abfall des zeitlichen Verlaufs der Gate-Emitter-Spannung eines als Leistungshalbleiter verwendeten IGBTs um einen vorbestimmten Betrag;
- g) Erreichen eines vorbestimmten Wertes der Gate-Source-Spannung eines als Leistungshalbleiter verwendeten MOS-FETs;
- h) Abfall des zeitlichen Verlaufs der Gate-Source-Spannung eines als Leistungshalbleiter verwendeten MOS-FETs um einen vorbestimmten Betrag.

[0049] Im Falle des Ausschaltens des Leistungstransistors sind diese Kriterien die folgenden:

- a) Erreichen eines vorgegebenen Wertes der Spannung;
- b) Abfall des zeitlichen Verlaufs der Spannung um einen vorbestimmten Betrag;
- c) Abfall des Stroms um einen vorbestimmten Betrag;
- d) Abfall des Betrages des zeitlichen Verlaufes des Stroms, insbesondere dann, wenn die erste zeitliche Ableitung der Kollektor-Emitter-Spannung einen vorbestimmten negativen Grenzwert unterschreitet oder der Betrag der ersten zeitlichen Ableitung der Kollektor-Emitter-Spannung einen vorbestimmten positiven Grenzwert überschreitet, um einen vorbestimmten Betrag;
- e) Erreichen eines vorbestimmten Wertes der Gate-Emitter-Spannung eines als Leistungshalbleiter verwendeten IGBTs;
- f) dann, wenn die erste zeitliche Ableitung der Gate-Emitter-Spannung eines als Leistungshalbleiter verwendeten IGBTs zunächst mit negativem Wert, dann mit deutlich kleinerem Betrag verläuft und schließlich einen vorbestimmten Wert unterschreitet, der Zeitpunkt dieses Unterschreitens;
- g) Erreichen eines vorbestimmten Wertes der Gate-

Source-Spannung eines als Leistungshalbleiter verwendeten MOS-FETs;

h) dann, wenn die erste zeitliche Ableitung der Gate-Source-Spannung eines als Leistungshalbleiter verwendeten MOS-FETs zunächst mit negativem Wert, dann mit deutlich kleinerem Betrag verläuft und schließlich einen vorbestimmten Wert unterschreitet, der Zeitpunkt dieses Unterschreitens.

[0050] All diese Maßnahmen und Kriterien haben den Vorteil, daß eine sichere Erkennung der Umschaltzeitpunkte möglich ist, zu denen von der Regelung des einen Parameters auf die Regelung des jeweils anderen Parameters gewechselt wird.

[0051] Bei einer bevorzugten Weiterbildung des erfindungsgemäßen Verfahrens wird zum Regeln der Spannung ein einem Sollwert des zeitlichen Verlaufs der Spannung entsprechendes Signal und ein einem Istwert des zeitlichen Verlaufs der Spannung entsprechendes Signal gebildet. Diese Signale werden miteinander verglichen, und die Differenz wird mit einem Bezugswert verglichen. Bei Überschreiten des Bezugswertes wird die Differenz als Regelsignal weiterverarbeitet, und bei Unterschreiten des Bezugswertes wird ein Nullsignal als Regelsignal weiterverarbeitet.

[0052] In entsprechender Weise ist bevorzugt, wenn zum Regeln des Stroms ein einem Sollwert des zeitlichen Verlaufs des Stroms entsprechendes Signal und ein einem Istwert des zeitlichen Verlaufs des Stroms entsprechendes Signal gebildet wird. Diese Signale werden miteinander verglichen und die Differenz mit einem Bezugswert verglichen. Bei Überschreiten des Bezugswertes wird die Differenz als Regelsignal weiterverarbeitet und bei Unterschreiten des Bezugswertes wird ein Nullsignal als Regelsignal weiterverarbeitet.

[0053] Beide Konzepte für die Regelung der Kollektor-Emitter-Spannung bzw. des Kollektor-Stroms haben den Vorteil, daß die genannten Regelschaltungen mit einfachen und kostengünstigen Elementen bei überschaubarem Aufwand dargestellt werden können.

[0054] In diesem Zusammenhang ist weiter besonders bevorzugt, wenn die Sollwerte einstellbar sind, bspw. mittels einstellbarer Widerstände.

[0055] Erfindungsgemäß sind zwei weitere Varianten von Verfahren zum Regeln des zeitlichen Verlaufs der Spannung bzw. des zeitlichen Verlaufs des Stroms bevorzugt, die auch unabhängig von den übrigen Merkmalen der vorliegenden Erfindung eingesetzt werden können.

[0056] So ist zum einen bevorzugt, daß zum Regeln des zeitlichen Verlaufs der Spannung ein einem Sollwert des zeitlichen Verlaufs der Spannung entsprechendes Signal und ein einem Istwert des zeitlichen Verlaufs der Spannung entsprechendes Signal gebildet werden, daß diese Signale miteinander verglichen werden, daß deren Differenz mit einem Bezugswert verglichen wird, daß bei Überschreiten des Bezugswertes die Differenz als Regelsignal weiterverarbeitet wird, und daß das Regelsignal nichtlinear umgeformt wird.

[0057] In entsprechender Weise ist bevorzugt, wenn zum Regeln des zeitlichen Verlaufs des Stroms ein einem Sollwert des zeitlichen Verlaufs des Stroms entsprechendes Signal und ein einem Istwert des zeitlichen Verlaufs des Stroms entsprechendes Signal gebildet werden, daß diese Signale miteinander verglichen werden, daß deren Differenz mit einem Bezugswert verglichen wird, daß bei Überschreiten des Bezugswertes die Differenz als Regelsignal weiterverarbeitet wird, und daß das Regelsignal nichtlinear umgeformt wird.

[0058] Diese Maßnahmen haben den Vorteil, daß die extreme Nicht-Linearität bestimmter Leistungshalbleiter, ins-

besondere die Nicht-Linearität von IGBTs ebenso wie das Übertragungsverhalten des Regelkreises aus Treiberschaltung und IGBT wirkungsvoll kompensiert werden können.

[0059] Weiterhin ist erfindungsgemäß bevorzugt, wenn die Spannung auf einen vorgegebenen Grenzwert begrenzt wird.

[0060] Diese Maßnahme hat den Vorteil, daß Beschädigungen durch Überspannungen, insbesondere über der Kollektor-Emitter-Strecke bzw. Drain-Emitter-Strecke wirkungsvoll unterbunden werden können.

[0061] Bei weiteren Ausführungsbeispielen der Erfindung wird der Strom bei eingeschalteten Leistungshalbleiter auf einen vorgegebenen Grenzwert begrenzt. Alternativ kann auch vorgesehen werden, den Leistungshalbleiter auszuschalten, wenn der Strom einen vorgegebenen Grenzwert überschreitet.

[0062] Diese vorstehend genannten Maßnahmen haben insgesamt den Vorteil, daß die erfindungsgemäße Vorrichtung überspannungsfest und kurzschlußfest arbeitet, also die üblichen denkbaren Störfälle zuverlässig berücksichtigt sind.

[0063] Bei weiteren Ausführungsbeispielen der Erfindung, deren Merkmale auch unabhängig von den übrigen Merkmalen der Erfindung eingesetzt werden können, ist vorgesehen, daß der Leistungshalbleiter mittels einer Endstufe angesteuert wird, wobei die Endstufe mindestens zeitweise als Stromendstufe betrieben wird.

[0064] Diese Maßnahme hat den Vorteil, daß infolge der Verwendung einer Stromendstufe anstatt einer Spannungsendstufe die Stabilität des Regelkreises erhöht wird. Die dominante Grenzfrequenz der Übertragungsfunktion des offenen Regelkreises ist nämlich bei Verwendung einer Stromendstufe durch die Steilheit der gesteuerten Stromquelle und die Eingangskapazität des Leistungshalbleiters bestimmt, während die weiteren Grenzfrequenzen demgegenüber erst bei deutlich höheren Frequenzen liegen. Bei Ansteuerung des Leistungshalbleiters mittels einer Spannungsendstufe ist hingegen diese Separation der Polstellen der Ringverstärkung nicht gegeben, so daß die Gefahr besteht, daß der Regelkreis oszilliert.

[0065] Die Erfindung stellt sich insoweit in Gegensatz zu bekannten Treiberschaltungen, die eine niederohmige Ansteuerung direkt oder mit Widerständen (typischerweise zwischen 5 und 100 Ω) zwischen dem Treiberausgang und dem Gate des Leistungshalbleiters verwenden. Die erfindungsgemäße Schaltung besitzt nämlich im Ausgang eine gesteuerte Stromquelle mit besonders hohem Ausgangswiderstand, der typischerweise mehr als 10 Ω beträgt. Dabei wird, wie bereits erläutert, die Endstufe nach dem Umschaltvorgang vom "Ein"- in den "Aus"-Zustand überführt. Für den statischen Ausgangszustand nimmt sie dann einen festgelegten Spannungszustand am Ausgang ein. Neuartig ist somit die Endstufe, die zwei unterschiedliche Charakteristiken bezüglich ihres Ausgangsverhaltens einnehmen kann. Dazu geht die Endstufe, wie ebenfalls bereits erwähnt, nach Ablauf des Abschaltvorganges von einem hochohmigen in einen niederohmigen Ausgangswiderstand über, d. h., die Endstufe wird verriegelt. Die Verriegelung wird vorgenommen, damit der IGBT nicht aufgrund von Störungen seinen Schaltzustand wechselt.

[0066] Besonders bevorzugt bei dieser Gruppe von Ausführungsbeispielen ist es, wenn die Endstufe im wesentlichen während des Schaltvorganges als Stromendstufe betrieben wird.

[0067] Diese Maßnahme hat den Vorteil, daß die vorstehend bereits erwähnten Vorteile sich vor allem im Transientenzeitbereich auswirken, wenn die Leistungshalbleiter umgeschaltet werden müssen.

[0068] Ergänzend dazu ist weiterhin bevorzugt, wenn die Endstufe außerhalb des Schaltvorganges als Spannungsendstufe betrieben wird.

[0069] Diese Maßnahme hat den Vorteil, daß für den anschließenden stationären Zustand der Leistungshalbleiter definierte Betriebsbedingungen vorliegen. Dies ist vor allem dann zweckmäßig, wenn zwei Leistungshalbleiter in Reihe geschaltet sind und gegenläufig geschaltet werden. Dann muß sichergestellt sein, daß durch das Schalten des einen Leistungshalbleiters nicht auch der andere Leistungshalbleiter in unerwünschter Weise geschaltet wird.

[0070] Somit ist im Rahmen dieser Gruppe von Ausführungsbeispielen bevorzugt, wenn der Leistungshalbleiter mittels der Stromendstufe während des Schaltvorganges über einen geregelten Eingangsstrom zwischen zwei festen Zuständen hin- und hergeschaltet wird.

[0071] Betrachtet man nun die beiden Situationen, in denen der Leistungshalbleiter in einen Zustand "Aus" bzw. in einen Zustand "Ein" übergeht, so wird er in beiden Fällen von der Stromendstufe niederohmig und mit fester Spannung angesteuert.

[0072] Um den Wechsel des Zustandes der Stromendstufe herbeizuführen, sind im Rahmen der Erfindung verschiedene Kriterien entwickelt worden, die wiederum alternativ oder kumulativ, d. h. in beliebiger Kombination, eingesetzt werden können.

[0073] Für den Übergang in einen Zustand "Aus" des Leistungshalbleiters, d. h. Übergang von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung, sind diese Kriterien folgende:

- a) Annäherung an einen Minimalwert des Stromes;
- b) Abfall des Betrages des zeitlichen Verlaufes des Stromes um einen vorbestimmten Betrag;
- c) Abfall der Gate-Emitter-Spannung eines als Leistungshalbleiter verwendeten IGBTs um einen vorbestimmten Betrag;
- d) Abfall der Gate-Source-Spannung eines als Leistungshalbleiter verwendeten MOS-FETs um einen vorbestimmten Betrag.

[0074] Für den Übergang in einen Zustand "Ein" des Leistungshalbleiters, d. h. einen Übergang von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung, sind diese Kriterien folgende:

- a) Annäherung an einen Minimalwert der Spannung um einen vorbestimmten Betrag;
- b) Abfall des Betrages des zeitlichen Verlaufes der Spannung um einen vorbestimmten Betrag;
- c) Anstieg der Gate-Emitter-Spannung eines als Leistungshalbleiter verwendeten IGBTs um einen vorbestimmten Betrag;
- d) Anstieg der Gate-Source-Spannung eines als Leistungshalbleiter verwendeten MOS-FETs um einen vorbestimmten Betrag.

[0075] Wie bereits erwähnt wurde, sieht die Erfindung vor, für die Umschaltung zwischen den verschiedenen Regelungen der genannten Parameter einen Treiber mit einer Ablaufsteuerung einzusetzen. Diese Ablaufsteuerung ist erfindungsgemäß vorgesehen, um beim Einschalten des Leistungshalbleiters zunächst den zeitlichen Verlauf des Stroms und dann den zeitlichen Verlauf der Spannung zu regeln, während beim Ausschalten des Leistungshalbleiters zunächst der zeitliche Verlauf der Spannung und dann der zeit-

liche Verlauf des Stroms geregelt wird.

[0076] Bei einer bevorzugten Variante der erfindungsgemäßen Vorrichtung sind Schaltmittel zum Erfassen und Bewerten des zeitlichen Verlaufs der Spannung und des Stroms und zum Bilden von aus der Bewertung abgeleiteten Steuersignalen vorgesehen, wobei die Ablaufsteuerung aufweist:

- a) einen ersten Ausgang zum Einschalten des Leistungshalbleiters;
- b) einen zweiten Ausgang zum Ausschalten des Leistungshalbleiters;
- c) einen ersten Umschalter, über den den Ausgängen ein der Regelabweichung des zeitlichen Verlaufs der Spannung oder ein der Regelabweichung des zeitlichen Verlaufs des Stroms entsprechendes Regelsignal zuführbar ist, wobei der erste Umschalter in Abhängigkeit von den Steuersignalen betätigbar ist; und
- d) einen zweiten Umschalter, über den der eine oder der andere Ausgang mit dem ersten Umschalter verbindbar ist, wobei der zweite Umschalter ebenfalls in Abhängigkeit von den Steuersignalen betätigbar ist.

[0077] Diese Schaltungsvariante ermöglicht die Verwirklichung der oben bereits im einzelnen gewürdigten Verfahrensvarianten und hat die weiter unten im einzelnen noch zu beschreibenden Vorteile einer hohen Störsicherheit bei kleinen Steuerspannungen.

[0078] Bei einer Weiterbildung der vorgenannten Schaltungsvariante weist der Treiber zur Bewertung des zeitlichen Verlaufs der Spannung und des Stroms Differenzierstufen zur Bildung der ersten zeitlichen Ableitung der Spannung bzw. des Stroms auf.

[0079] Weiterhin ist bevorzugt, wenn der Treiber zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen mit einem Subtrahierer zur Bildung eines Vergleichs zwischen einem Sollwert und einem Istwert des zeitlichen Verlaufs der Spannung bzw. des Stroms aufweist.

[0080] Für den Fall der Spannungsregelung wird eine gute Wirkung dadurch erzielt, daß der Treiber zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen mit einer Kennlinienstufe aufweist, die für ein negatives Eingangssignal ein konstantes Ausgangssignal und für ein positives Eingangssignal ein von dem konstanten Wert auf Null abfallendes und dort verbleibendes Ausgangssignal erzeugt.

[0081] In entsprechender Weise ist für den Fall der Regelung des zeitlichen Verlaufs des Stroms bevorzugt, wenn der Treiber zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen mit einer Kennlinienstufe aufweist, die für ein negatives Eingangssignal und für ein positives Eingangssignal ein von dem konstanten Wert über Null hinaus abfallendes Ausgangssignal erzeugt.

[0082] Weiterhin ist bevorzugt, wenn der Treiber zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Dividierstufen aufweist.

[0083] Wenn die vorstehend genannten Alternativen kumulativ eingesetzt werden, geschieht dies bevorzugt in der Weise, daß im Signalfluß die Differenzierstufen, die Subtrahierer, die Kennlinienstufen und die Dividierstufen hintereinander angeordnet sind.

[0084] Schließlich ist bevorzugt, wenn der Treiber zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen mit einer Linearisierungsstufe aufweist, die bevorzugt nach dem sogenannten Gilbert'schen translinearen Prinzip aufgebaut ist.

[0085] Bei einer praktischen Realisierung der erwähnten Schaltungsvarianten wird schließlich der erste Umschalter bevorzugt durch Transistoren gebildet, deren Basen mittels

einer Klammerschaltung auf einem konstanten Potential haltbar sind.

[0086] Bei allen denkbaren Anwendungen der Erfindung gilt gleichermaßen, daß die Erfindung sich sowohl auf das Verfahren zum Betreiben einer entsprechenden Vorrichtung, Schaltung oder dgl. bezieht wie auch auf die Vorrichtung, Schaltung oder dgl. selbst.

[0087] Es wurde bereits erwähnt, daß die Erfindung mit großem Vorteil in verschiedenen Anwendungsbereichen eingesetzt werden kann.

[0088] Hier sind zunächst Umrichter zu nennen, wie sie zum drehzahlvariablen Betreiben von Asynchronmaschinen eingesetzt werden und bei denen eine frequenzvariable 3-Phasen-Spannung durch Ein- und Ausschalten von Leistungshalbleitern erzeugt wird.

[0089] Ein weiteres bevorzugtes Anwendungsgebiet sind Zündschaltungen für Ottomotoren, wie sie insbesondere in Kraftfahrzeugen eingesetzt werden. Bei diesen wird durch Ein- und Ausschalten von Leistungshalbleitern aus einer Eingangs-Gleichspannung eine Ausgangs-Pulsspannung zum Zünden erzeugt.

[0090] Schließlich ist die Erfindung ganz allgemein bei sogenannten Schaltnetzteilen einsetzbar, wie sie Bestandteil zahlreicher elektrischer und elektronischer Geräte sind. In diesem Zusammenhang ist auch die Verwendung bei sogenannten Power-Factor-Controllern (PFC) zu sehen. Derartige PFCs werden üblicherweise als Vorstufe zu einem Schaltnetzteil eingesetzt, um zu erreichen, daß dem Versorgungsnetz eine streng sinusförmige Spannung bzw. Strom entnommen wird. Auch hier läßt sich die Erfindung mit großem Vorteil einsetzen.

[0091] Weitere Vorteile ergeben sich aus der Beschreibung und der beigelegten Zeichnung.

[0092] Es versteht sich, daß die vorstehend genannten und die nachstehend noch zu erläuternden Merkmale nicht nur in der jeweils angegebenen Kombination, sondern auch in anderen Kombinationen oder in Alleinstellung verwendbar sind, ohne den Rahmen der vorliegenden Erfindung zu verlassen.

[0093] Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und werden in der nachfolgenden Beschreibung näher erläutert. Es zeigen:

[0094] Fig. 1A-1C ein Prinzipschaltbild zur Erläuterung einer Ansteuerung eines Leistungshalbleiters nach dem Stand der Technik;

[0095] Fig. 2A ein äußerst schematisiertes Schaltbild eines Ausführungsbeispiels einer Vorrichtung zum drehzahlvariablen Betreiben einer Asynchronmaschine;

[0096] Fig. 2B ein äußerst schematisiertes Schaltbild eines Ausführungsbeispiels eines Schaltnetzteils mit vorgeschaltetem Power-Factor-Controller (PFC);

[0097] Fig. 3A und 3B Diagramme zum Erläutern des zeitlichen Verlaufs der Kollektor-Emitter-Spannung dU_{CE}/dt und des Kollektor-Stroms dI_C/dt beim Einschalten (Fig. 3A) und beim Ausschalten (Fig. 3B) eines Leistungshalbleiters nach dem Stand der Technik;

[0098] Fig. 3C und 3D Diagramme, entsprechend denen von Fig. 3A und 3B, jedoch zur Erläuterung des erfindungsgemäßen Verfahrens;

[0099] Fig. 4 ein äußerst schematisiertes Blockschaltbild eines Ausführungsbeispiels eines erfindungsgemäßen Treibers, wie er bei der Anordnung gemäß Fig. 2 verwendet werden kann;

[0100] Fig. 5 ein Schaltbild eines Ausführungsbeispiels einer Ablaufsteuerung, wie sie innerhalb der Treiberschaltung gemäß Fig. 4 verwendet werden kann;

[0101] Fig. 6 ein Blockschaltbild einer Regelschaltung für den zeitlichen Verlauf der Kollektor-Emitter-Spannung dU_{CE}/dt , wie sie als nichtlineare Stufe in der Treiberschaltung gemäß Fig. 4 verwendet werden kann;

[0102] Fig. 7 ein Schaltbild eines Ausführungsbeispiels der Regelschaltung gemäß Fig. 6;

[0103] Fig. 8 zwei Ersatzschaltbilder zur Erläuterung eines Linearisierungsvorganges für einen nichtlinearen Leistungshalbleiter;

[0104] Fig. 9 ein Schaltbild eines Ausführungsbeispiels einer Linearisierungsstufe, wie sie bei der Vorrichtung gemäß Fig. 8 verwendet werden kann;

[0105] Fig. 10 eine Darstellung, ähnlich Fig. 6, darstellend eine Regelanordnung für den zeitlichen Verlauf des Kollektor-Stroms dI_C/dt ;

[0106] Fig. 11 ein Schaltbild, ähnlich Fig. 7, für eine Regelschaltung, wie sie bei der Anordnung gemäß Fig. 10 verwendet werden kann;

[0107] Fig. 12 einen Stromlaufplan zur Erläuterung möglicher Fehler beim Schalten von zwei in Reihe geschalteten Leistungshalbleitern mit induktiver Last;

[0108] Fig. 13 ein Schaltbild für ein Ausführungsbeispiel einer Endstufe, wie sie bei der Anordnung gemäß Fig. 4 verwendet werden kann; und

[0109] Fig. 14 eine weitere Anordnung, ähnlich Fig. 2A, darstellend eine Treiberschaltung für einen IGBT.

[0110] Fig. 1 zeigt in äußerst schematisierter Weise ein Blockschaltbild mit einem Leistungshalbleiter 1, der entweder ein IGBT oder ein MOS-FET sein kann. Durch den Leistungshalbleiter 1 fließt ein Strom I und über ihm fällt eine Spannung U ab. Die Eingangskapazität des Leistungshalbleiters 1 ist im Falle eines IGBT die Gate-Emitter-Kapazität C_{GE} parallel zur effektiv wirksamen Rückwirkungskapazität C_{CG} . Dabei ist die wirksame Rückwirkungskapazität C_{CG} eine Funktion der Kollektor-Emitter-Spannung U_{CE} .

[0111] Im Falle eines MOS-FET ist die Eingangskapazität des Leistungshalbleiters 1 die Gate-Source-Kapazität C_{GS} .

[0112] Der Leistungshalbleiter 1 wird über ein Netzwerk 2 angesteuert, von dem zwei aus dem Stand der Technik bekannte Varianten in den Fig. 1B und 1C dargestellt sind.

[0113] Das Netzwerk 2 wird über eine Endstufe 3 gesteuert, die wiederum ihre Signale von einem Mikrocontroller 4 empfängt.

[0114] Der Mikrocontroller 4 hat üblicherweise eine Versorgungsspannung von 5 V und gibt Steuersignale mit TTL-Pegel ab. Aus diesen Steuersignalen wird in der Endstufe 3, dessen Versorgungsspannung üblicherweise 0/15 V oder -5/15 V beträgt, Umschaltssignale erzeugt, die zwischen 0 V und 15 V bzw. zwischen -5 V und 15 V hin- und herschalten.

[0115] Um den Leistungshalbleiter 1 bzw. dessen Eingangskapazität C_{GE} bzw. C_{GS} nicht mit hohen Spannungssprüngen zu beaufschlagen, ist das Netzwerk 2 vorgesehen. Im einfachsten bekannten Fall gemäß Fig. 1B besteht das Netzwerk 2a lediglich aus einem Ohmschen Widerstand R . Damit wird die Eingangskapazität durch das aus dem Widerstand R und der Kapazität gebildete R_C -Glied langsam aufgeladen bzw. entladen. Diese Vorgänge sind somit im Prinzip gleich für den Vorgang des Einschaltens und den Vorgang des Ausschaltens des Leistungshalbleiters 1.

[0116] Weil eine solche Vorgehensweise zu ungenau ist, ist das in Fig. 1C gezeigte alternative Netzwerk 2b vorgesehen worden, bei dem zwei Widerstände R_E und R_A parallel geschaltet sind, sich aber im Pfad des Widerstand R_A noch eine Diode D befindet. Folglich wird beim Einschalten des Leistungshalbleiters 1 nur der Widerstand R_E wirksam, beim Ausschalten hingegen die Parallelschaltung von R_E und R_A .

[0117] Damit wird zwar nach diesem bekannten Vorschlag für den Einschaltvorgang und den Ausschaltvorgang diffe-

renziert, dies geschieht jedoch nur für einen bestimmten Betriebspunkt, so daß bei einer Änderung der Betriebsbedingungen keine optimalen Verhältnisse mehr vorliegen.

[0118] Fig. 2A zeigt ein erstes Ausführungsbeispiel einer erfindungsgemäßen Schaltungsanordnung 10 in äußerst schematisierter Darstellung. Die Schaltungsanordnung 10 stellt einen Umrichter dar, wie er zum Umwandeln einer Gleichspannung U_0 in eine frequenzvariable 3-Phasen-Spannung eingesetzt wird. Schaltungsanordnungen 10 der hier gezeigten Art werden typischerweise zum drehzahlvariablen Betrieb von Elektromotoren eingesetzt.

[0119] Die Schaltungsanordnung 10 umfaßt eine Gleichspannungsklemme 11, an der die Spannung U_0 anliegt und die eine Gleichspannungsleitung 12 versorgt. In entsprechender Weise ist eine Masseklemme mit 13 bezeichnet, die an eine Masseleitung 14 angeschlossen ist.

[0120] Zwischen die Gleichspannungsleitung 12 und die Masseleitung 14 sind paarweise Leistungshalbleiter, im dargestellten Beispiel Leistungstransistoren 16a, 16b bzw. 18a, 18b bzw. 20a, 20b in Reihe geschaltet. Die Leistungstransistoren 16 bis 20 können von verschiedener Bauart sein. Ohne daß dies die Erfindung einschränkt, soll nachstehend einheitlich von Insulated Gate Bipolar-Transistoren (IGBTs) die Rede sein. Es versteht sich jedoch, daß auch andere Arten von Leistungshalbleitern eingesetzt werden können, z. B. MOS-FETs (vgl. Fig. 2B).

[0121] Zwischen den in Reihe geschalteten IGBTs 16a/16b, 18a/18b, 20a/20b befinden sich Klemmen 22, 24 und 26, an die Feldwicklungen eines Elektromotors, bspw. einer Asynchronmaschine, angeschlossen sind. Diese sind in Fig. 2A mit u, v und w bezeichnet.

[0122] Weiterhin sind alle IGBTs mit Freilaufdioden 28 überbrückt. Alle sechs IGBTs 16a bis 20b sind jeweils über ihren Steueranschluß an einen Treiber 30 angeschlossen. Die Treiber 30 sind wiederum eingangsseitig mit einem Mikrocontroller 32 verbunden, und zwar über eine Datenleitung 34.

[0123] Oben links in Fig. 2A ist angedeutet, daß die Treiber 30 über spezielle Sensoren und Signalleitungen eingangsseitig weiterhin mit Signalen beaufschlagt werden, die einer Spannung, vorzugsweise der Kollektor-Emitter-Spannung U_{CE} und einem Strom, vorzugsweise dem Kollektor-Strom I_C , entsprechen. Es sind jedoch auch andere Spannungs- und Stromsignale des Leistungshalbleiter (IGBT bzw. MOS-FET) im Rahmen der vorliegenden Erfindung auswertbar. Die genannten Signale werden in noch zu beschreibender Weise ausgewertet und zu diesem Zweck teilweise umgeformt.

[0124] Der Mikrocontroller 32 erzeugt ein Schaltsignal, mit dem die IGBTs 16a bis 20b in ihre beiden Betriebszustände "ein" und "aus" gebracht werden.

[0125] Wenn im Rahmen der vorliegenden Erfindung von "Schalten" die Rede ist, so ist damit jeweils der Schaltvorgang in dem Leistungshalbleiter (IGBT bzw. MOS-FET) gemeint, d. h. der Wechsel zwischen dem Zustand "ein" und dem Zustand "aus".

[0126] Unter "Umschalten" wird hingegen ein Vorgang verstanden, bei dem innerhalb eines Schaltvorganges der vorstehend genannten Art von einer ersten internen Regelung auf eine zweite interne Regelung umgeschaltet wird, wie dies weiter unten noch erläutert werden wird.

[0127] Fig. 2B zeigt eine weitere Schaltungsanordnung 36 in äußerst schematisierter Darstellung. Die Schaltungsanordnung 36 umfaßt ein Schaltnetzteil 37 mit einem vorgeschalteten sogenannten Power-Factor-Controller (PFC) 38. Die Schaltungsanordnung 36 wird zum Umwandeln einer ersten Gleichspannung U_E in eine zweite Gleichspannung U_A eingesetzt. Die Schaltungsanordnung 36 kann z. B. in

Netzteilen von Fernsehgeräten, Computern und anderen elektronischen Geräten verwendet werden, nämlich überall dort, wo eine konstante Ausgangs-Gleichspannung aus einer (konstanten oder nicht-konstanten) Eingangs-Gleichspannung erzeugt werden soll.

[0128] Die Schaltungsanordnung 36 ist hierzu mit einer ersten Gleichspannungsklemme 39 versehen, an der die erste Gleichspannung U_E anliegt, sowie mit einer zweiten Gleichspannungsklemme 40, an der die zweite Gleichspannung U_A anliegt.

[0129] Der PFC 38 umfaßt eine an die erste Gleichspannungsklemme 39 angeschlossene Induktivität 42, von der eine Diode 43 zum Schaltnetzteil 37 führt. Zwischen der Induktivität 42 und der Diode 43 ist ein Leistungstransistor 44 angeschlossen, der nach Masse geschaltet ist. Der Leistungstransistor 44 ist im dargestellten Ausführungsbeispiel ein MOS-FET; alternativ kann aber auch ein IGBT verwendet werden. Der MOS-FET 44 wird von einem Treiber 45 angesteuert, der wiederum an eine PFC-Kontrolleinheit 46 angeschlossen ist. Hinter der Diode 43 ist ein Kondensator 47 nach Masse geschaltet.

[0130] Die Steuerung in der Kontrolleinheit 46 des PFC 38 ist so ausgelegt, daß der an der ersten Gleichspannungsklemme 39 aus der ersten Spannung U_E entnommene und mittels des Leistungstransistors 44 geschaltete Strom so beeinflusst wird, daß seine Einhüllende eine Sinus-Halbwellenform aufweist. Damit wird gewährleistet, daß die Leistung dem Netz sinusförmig entnommen wird.

[0131] Das Schaltnetzteil 37 umfaßt einen Übertrager 48, dessen Primärwicklung 48a mittels einer Diode 49 überbrückt und über einen Leistungstransistor 50 an Masse geschaltet ist. Der Leistungstransistor 50 wird gleichfalls von einem Treiber 51 angesteuert, der wiederum an eine Kontrolleinheit, nämlich eine DC/DC-Kontrolleinheit 52 angeschlossen ist. Die DC/DC-Kontrolleinheit 52 ist ferner mit der zweiten Gleichspannungsklemme 40 verbunden. Auch der Leistungstransistor 50 ist im dargestellten Ausführungsbeispiel ein MOS-FET, kann aber alternativ auch ein IGBT sein. Die Sekundärwicklung 48b des Übertragers 48 ist über eine Diode 53 an die zweite Gleichspannungsklemme 40 angeschlossen. Diese liegt ferner über einen Kondensator 54 an Masse.

[0132] Die MOS-FETs 44 und 50 werden in noch näher zu beschreibender Weise (genauso wie die IGBTs 16 bis 20 in Fig. 2A) so angesteuert, daß sie beim Schalten, d. h. vom Wechseln aus dem Zustand "Ein" in den Zustand "Aus" bzw. umgekehrt, nach den in der Beschreibungseinleitung im einzelnen erläuterten Kriterien geschaltet werden. Bei der Anordnung gemäß Fig. 2B besorgt dies die PFC-Kontrolleinheit 46 für den MOS-FET 44 und die DC/DC-Kontrolleinheit für den MOS-FET 50, jeweils im Zusammenspiel mit dem Treiber 45 bzw. dem Treiber 51.

[0133] Im Gegensatz zu herkömmlichen Schaltungen, wie sie anhand von Fig. 1 erläutert wurden, soll dabei ein harter und unkontrollierter Schaltvorgang vermieden werden, der dann auftritt, wenn der zu Beginn des Schaltvorganges kapazitive Eingang des Leistungshalbleiters mit einem Spannungssprung von z. B. 0 auf 15 V beaufschlagt wird und dann spontan ein sehr hoher Strom in die Eingangselektrode des Leistungshalbleiters fließt. Dies wiederum hat zur Folge, daß Oberwellen entstehen, die eine elektromagnetische Abstrahlung zur Folge haben. Beim Betreiben von Motoren (Fig. 2A) hat dies Verschiebestrome in der Wicklung des Motors zur Folge. Würde man demgegenüber den Schaltvorgang verlangsamen, z. B. mit den in Fig. 1B und 1C gezeigten Widerständen, so würde dies zu einer Erhöhung der Verlustleistung führen.

[0134] Die im Stand der Technik bekannten und die mit

der vorliegenden Erfindung angestrebten Verläufe von Strom und Spannung sind in den Fig. 3A sowie 3B (Stand der Technik) bzw. 3C sowie 3D (vorliegende Erfindung) dargestellt.

[0135] In den Fig. 3A bis 3C sind die unregelmäßigen bzw. die geregelten Verläufe der Kollektor-Emitter-Spannung U_{CE} , des Kollektor-Stroms I_C und der Gate-Emitter-Spannung U_{GE} eines IGBT über der Zeit t dargestellt.

[0136] Fig. 3A zeigt den unregelmäßigen Einschaltvorgang eines IGBT und Fig. 3B den zugehörigen unregelmäßigen Ausschaltvorgang. Fig. 3C und Fig. 3D dagegen zeigen den geregelten Einschalt- bzw. Ausschaltvorgang eines IGBT.

[0137] Wenn im Rahmen der vorliegenden Erfindung von "zeitlichem Verlauf" die Rede ist, so ist darunter bevorzugt, jedoch nicht ausschließlich die erste zeitliche Ableitung der jeweiligen Größe zu verstehen. Diese erste zeitliche Ableitung wird im folgenden auch als "Flankensteilheit" oder als "Transiente" bezeichnet.

[0138] Betrachtet man nun den Einschaltvorgang gemäß Fig. 2A (Stand der Technik, unregelmäßig) und Fig. 2C (Erfindung, geregelt), so erkennt man als Kurve 60 in Fig. 2A bzw. 60' in Fig. 2C den prinzipiellen Verlauf der Kollektor-Emitter-Spannung U_{CE} . Als Kurve 61 bzw. 61' ist der prinzipielle Verlauf der Gate-Emitter-Spannung U_{GE} dargestellt. Schließlich zeigt die Kurve 62 bzw. 62' den prinzipiellen Verlauf des Kollektor-Stroms I_C , jeweils über der Zeit t .

[0139] Zum Zeitpunkt t_1 bzw. t_1' wird der Einschaltvorgang des IGBT initiiert. Die Kurve 62 bzw. 62' für den Kollektor-Strom I_C steigt nun in beiden Fällen vom Wert Null auf einen Arbeitswert von bspw. ca. 38 A an. In der Kurve 62 bzw. 62' ergibt sich dann etwa zum Zeitpunkt t_2 bzw. t_2' ein Überschwinger 66 bzw. 66', der daher rührt, daß die Ladungsträger der überfluteten Freilaufdiode 28 (vgl. Fig. 2A) für den induktiven Verbraucher zunächst ausgeräumt werden müssen. Dieser Effekt ist bei allen derartigen Dioden vorhanden.

[0140] Die Steigung der Gate-Emitter-Spannung U_{GE} gemäß Kurve 61 bzw. 61' ist für $t < t_2$ bzw. $t' < t_2'$ positiv. Zum Zeitpunkt t_2 bzw. t_2' erreicht sie ein lokales Maximum. Beim Überschwinger 66 bzw. 66' beginnt die Freilaufdiode 28 Sperrspannung aufzunehmen. Die Kollektor-Emitter-Spannung U_{CE} gemäß Kurve 60 bzw. 60' beginnt etwa ab dem Zeitpunkt t_2 bzw. t_2' stark zu fallen, bis sie zum Zeitpunkt t_3 bzw. t_3' auf Null abgefallen ist.

[0141] Während dieser Zeit bleibt die Gate-Emitter-Spannung U_{GE} gemäß Kurve 61 bzw. 61' nahezu konstant. Bereits zum Zeitpunkt t_1 bzw. t_1' tritt in der Kurve 60 bzw. 60' ein Spannungseinbruch 64 bzw. 64' auf. Dieser entsteht aufgrund der parasitären Induktivität L_p (Fig. 2A) im Zwischenkreis U_0 . Der Spannungseinbruch 64 bzw. 64' ist jedoch nur mit einer geringfügigen zeitlichen Veränderung dU_{CE}/dt verbunden.

[0142] Für die Ablaufsteuerung, d. h. für die Regelung der Kollektor-Emitter-Spannung U_{CE} und des Kollektor-Stroms I_C gilt es nun, den geeigneten Zeitpunkt t_2 bzw. t_2' zu erfassen und zur Steuerung heranzuziehen.

[0143] In Fig. 3A bzw. 3C ist mit I der Zeitbereich zwischen t_1 bzw. t_1' und t_2 bzw. t_2' und mit II der Zeitbereich zwischen t_2 bzw. t_2' und t_3 bzw. t_3' bezeichnet.

[0144] Während des Zeitbereiches I soll nun erfindungsgemäß der zeitliche Verlauf des Kollektor-Stroms I_C , d. h. vorzugsweise die erste zeitliche Ableitung des Kollektor-Stroms dI_C/dt und während des Zeitbereiches II der zeitliche Verlauf der Kollektor-Emitter-Spannung U_{CE} bzw. deren erste zeitliche Ableitung dU_{CE}/dt geregelt werden.

[0145] Während die Zeitpunkte t_1 und t_3 bzw. t_1' und t_3' durch einfachen Vergleich mit dem jeweiligen Nullwert festgestellt werden können, muß für den Zeitpunkt t_2 , in

dem von der I_C -Regelung auf die U_{CE} -Regelung umgeschaltet wird, ein geeignetes Kriterium gefunden werden.

[0146] Ausgehend von der Sättigungsspannung im Zeitpunkt t_4 bzw. t_4' , d. h. zu Beginn des Bereiches III, beginnt die Kollektor-Emitter-Spannung U_{CE} zu steigen. Erreicht diese die Zwischenkreisspannung von bspw. 700 V, so beginnt die Freilaufdiode 28 zu leiten und der Kollektor-Strom I_C baut sich ab. Dies ist der Umschaltzeitpunkt t_5 bzw. t_5' , in dem von der Regelung des zeitlichen Verlaufes der Spannung auf die Regelung des zeitlichen Verlaufes des Stroms umgeschaltet wird. Im anschließenden Zeitbereich IV steigt die Kollektor-Emitter-Spannung U_{CE} aber aufgrund der parasitären Induktivität L_p im Zwischenkreis U_0 zunächst weiter an, wie in Fig. 3B bzw. 3D bei 68 bzw. 68' dargestellt. Die Gate-Emitter-Spannung U_{GE} fällt zunächst ab, bleibt dann aber im Zeitbereich III konstant (sogenanntes "Miller-Plateau"). Im Zeitbereich IV verläßt sie das Plateau und sinkt dann weiter auf Null ab.

[0147] Beim Ausschaltvorgang muß die Ablaufsteuerung den Zeitpunkt t_5 bzw. t_5' registrieren.

[0148] Wie bereits in der Beschreibungseinleitung angegeben, kann für den Einschaltvorgang alternativ oder kumulativ von folgenden Kriterien ausgegangen werden:

- Erreichen eines Maximalwertes des Stromes I_C bzw. I_D ;
- Abfall des zeitlichen Verlaufes des Stromes I_C bzw. I_D um einen vorbestimmten Betrag;
- Abfall der Spannung U_{CE} bzw. U_{DS} um einen vorbestimmten Betrag, insbesondere dann, wenn die erste zeitliche Ableitung der Kollektor-Emitter-Spannung dU_{CE}/dt einen vorbestimmten negativen Grenzwert unterschreitet oder der Betrag der ersten zeitlichen Ableitung der Kollektor-Emitter-Spannung $|dU_{CE}/dt|$ einen vorbestimmten positiven Grenzwert überschreitet;
- Abfall des zeitlichen Verlaufes der Spannung U_{CE} bzw. U_{DS} um einen vorbestimmten Betrag;
- Erreichen eines vorbestimmten Wertes der Gate-Emitter-Spannung U_{GE} eines als Leistungshalbleiter verwendeten IGBTs;
- Abfall des zeitlichen Verlaufes der Gate-Emitter-Spannung U_{GE} eines als Leistungshalbleiter verwendeten IGBTs um einen vorbestimmten Betrag;
- Erreichen eines vorbestimmten Wertes der Gate-Source-Spannung U_{GS} eines als Leistungshalbleiter verwendeten MOS-FETs;
- Abfall des zeitlichen Verlaufes der Gate-Source-Spannung U_{GS} eines als Leistungshalbleiter verwendeten MOS-FETs um einen vorbestimmten Betrag.

[0149] Für den Fall des Ausschaltens des Leistungshalbleiters können in entsprechender Weise folgende Kriterien herangezogen werden:

- Erreichen eines vorgegebenen Wertes der Spannung U_{CE} bzw. U_{DS} ;
- Abfall des zeitlichen Verlaufes der Spannung U_{CE} bzw. U_{DS} um einen vorbestimmten Betrag;
- Abfall des Stroms I_C bzw. I_D um einen vorbestimmten Betrag;
- Abfall des Betrages des zeitlichen Verlaufes des Stroms I_C bzw. I_D um einen vorbestimmten Betrag, insbesondere dann, wenn die erste zeitliche Ableitung der Kollektor-Emitter-Spannung dU_{CE}/dt einen vorbestimmten negativen Grenzwert unterschreitet oder der Betrag der ersten zeitlichen Ableitung der Kollektor-Emitter-Spannung $|dU_{CE}/dt|$ einen vorbestimmten positiven Grenzwert überschreitet;

e) Erreichen eines vorbestimmten Wertes der Gate-Emitter-Spannung U_{GE} eines als Leistungshalbleiter verwendeten IGBTs;

f) wenn die erste zeitliche Ableitung der Gate-Emitter-Spannung dU_{GE}/dt eines als Leistungshalbleiter verwendeten IGBTs zunächst mit negativem Wert, dann mit deutlich kleinerem Betrag verläuft und schließlich einen vorbestimmten Wert unterschreitet, der Zeitpunkt dieses Unterschreitens;

g) Erreichen eines vorbestimmten Wertes der Gate-Source-Spannung U_{GS} eines als Leistungshalbleiter verwendeten MOS-FETs;

h) wenn die erste zeitliche Ableitung der Gate-Source-Spannung dU_{GS}/dt eines als Leistungshalbleiter verwendeten MOS-FETs zunächst mit negativem Wert, dann mit deutlich kleinerem Betrag verläuft und schließlich einen vorbestimmten Wert unterschreitet, der Zeitpunkt dieses Unterschreitens.

[0150] Sobald – je nach Einzelfall – eines oder mehrere der vorgenannten Kriterien erfüllt ist bzw. sind, wird

– beim Einschalten des Leistungshalbleiters 1 bzw. 16, 18, 20 bzw. 44, 50 zunächst der zeitliche Verlauf des Stromes I_C bzw. I_D und dann der zeitliche Verlauf der Spannung U_{CE} bzw. U_{DS} geregelt;

– beim Ausschalten des Leistungshalbleiters 1 bzw. 16, 18, 20 bzw. 44, 50 zunächst der zeitliche Verlauf der Spannung U_{CE} bzw. U_{DS} und dann der zeitliche Verlauf des Stroms I_C bzw. I_D geregelt.

[0151] Fig. 4 zeigt die Grundstruktur des Treibers 30.

[0152] In Fig. 4 ist im Blockschaltbild mit 70 ein Versorgungsspannungsmodul bezeichnet. Dieses ist an die Gleichspannungsleitung 71 angeschlossen.

[0153] Für die Regelung des zeitlichen Verlaufs, vorzugsweise der ersten zeitlichen Ableitung der Kollektor-Emitter-Spannung dU_{CE}/dt ist zunächst eine erste Differenzierstufe 72 vorgesehen, der eingangsseitig ein der Kollektor-Emitter-Spannung U_{CE} entsprechendes Signal zugeführt wird. Die erste Differenzierstufe 72 erzeugt ein Ist-Signal, vorzugsweise als Stromsignal I_{ist} .

[0154] Im Regelkreis ist weiterhin eine erste Sollwertstufe 74 vorgesehen, in der ein vorgegebener Sollwert für den zeitlichen Verlauf der Kollektor-Emitter-Spannung $[dU_{CE}/dt]$, ebenfalls als Stromsignal I_{soll} , eingestellt wird. Dies kann bspw. innerhalb einer elektronischen Schaltung mittels eines Potentiometers oder dgl. geschehen.

[0155] Die Ausgangssignale der ersten Differenzierstufe 72 und der ersten Sollwertstufe 74 werden einer ersten Regelstufe 76 zugeführt. In der ersten Regelstufe 76 wird ein Differenzsignal $I_{ist} - I_{soll}$ gebildet. Das Differenzsignal $I_{ist} - I_{soll}$ wird zu einer nichtlinearen Stufe NL geleitet, deren Ausgang ebenfalls ein Stromsignal $\Delta I_{dU/dt}$ ist. Der nichtlinearen Stufe NL wird ferner ein der Kollektor-Emitter-Spannung U_{CE} entsprechendes Signal zugeführt, wie weiter unten noch erläutert werden wird. Die nichtlinearen Stufen NL sind in weiteren Einzelheiten in den Fig. 6 und 10 dargestellt.

[0156] In analoger Weise ist ein Regelkreis für den Kollektor-Strom I_C vorgesehen.

[0157] Eine zweite Differenzierstufe 78 empfängt ein dem Kollektor-Strom I_C entsprechendes Signal und bildet die erste zeitliche Ableitung dI_C/dt .

[0158] In einer zweiten Sollwertstufe 80 wird ein entsprechender Sollwert $[dI_C/dt]$ gebildet. Beide Werte werden wiederum einer zweiten Regelstufe 82 zugeführt, in der wiederum das Differenzsignal $I_{ist} - I_{soll}$ über eine nichtlineare

Stufe NL zum Ausgang mit dem Stromsignal $\Delta I_{dI/dt}$ weitergeleitet wird. Ferner wird auch hier der nichtlinearen Stufe NL ein Signal zugeführt, das dem Kollektorstrom I_C entspricht.

5 [0159] Eine dritte Differenzierstufe 81 bildet aus der Eingangsgröße U_{GE} die Ausgangsgröße dU_{GE}/dt .

[0160] Die beiden Ausgangssignale $\Delta I_{dU/dt}$ und $\Delta I_{dI/dt}$ gelangen auf eine Ablaufsteuerung 84, in der der Umschaltvorgang für die Regelungen bewirkt wird, wie sie zuvor anhand der Fig. 3A bis 3D beschrieben wurden. Die Ablaufsteuerung 84 enthält eine interne Logik 84a, die aus den oben im einzelnen dargelegten Kriterien für den Schaltvorgang der Leistungstransistoren die Schaltsignale für die Schalter S_1 und S_2 bildet. Dies ist in Fig. 4 innerhalb der Ablaufsteuerung 84 mit gestrichelten Linien angedeutet.

[0161] Die Ablaufsteuerung 84 enthält somit den Umschalter S_1 zur Aktivierung entweder der Regelung dU_{CE}/dt oder der Regelung dI_C/dt sowie den Umschalter S_2 für den Ein- bzw. Ausschaltvorgang des Leistungshalbleiters (IGBT). Die Ablaufsteuerung 84 enthält ferner eine Auswertung der physikalischen Zustände am Leistungstransistor und des Betriebszustandes ein/aus zur Ansteuerung der Schalter S_1 und S_2 sowie eine Rückmeldung im Fehlerfall.

[0162] Die Ablaufsteuerung 84 weist eine Vielzahl von Eingängen auf, an denen die Eingangssignale U_{CE} , I_C und U_{GE} anliegen bzw. die mit den Blöcken 72, 76, 78, 81 und 82 verbunden sind. Ferner sind ein weiterer Eingang 83 sowie Ausgänge 85a, 85b und 85c vorgesehen, die mit Eingängen 87a, 87b und 87c einer Endstufe 88 in Verbindung stehen. Die Signalführung innerhalb der Ablaufsteuerung 84 wird im wesentlichen über zwei Schalter S_1 und S_2 bewirkt.

[0163] Der Schalter S_1 in der Ablaufsteuerung 84 schaltet entweder das Regelsignal $\Delta I_{dU/dt}$ für den zeitlichen Verlauf der Spannung oder das Regelsignal $\Delta I_{dI/dt}$ für den zeitlichen Verlauf des Stroms (die beides Stromsignale sind) auf den Schalter S_2 weiter, der das vom Schalter S_1 ausgewählte Regelsignal entweder dem Ausgang 85a oder dem Ausgang 85b der Ablaufsteuerung 84 zugeführt.

[0164] Der Schalter S_1 wird von der Logik 84a im Umschaltzeitpunkt t_2' bzw. t_5' betätigt. Diese Zeitpunkte werden, wie schon erwähnt, aus den zeitlichen Verläufen der Signale U_{CE} , dU_{CE}/dt , I_C , dI_C/dt , U_{GE} und dU_{GE}/dt gebildet, die der Ablaufsteuerung 84 ebenfalls direkt zugeführt werden, wie in Fig. 4 deutlich mit entsprechenden Leitungen zu erkennen ist.

[0165] An einen weiteren Eingang 83 der Ablaufsteuerung 84 ist ein Interface 86 angeschlossen, das eingangsseitig über die Datenleitung 34 mit dem Mikrocontroller 32 verbunden ist. Ein Ausgang der Endstufe 88 ist mit 89 bezeichnet. Am Ausgang der Endstufe 88 liegt ein Steuersignal I_G für den Leistungshalbleiter, d. h. den IGBT oder den MOS-FET an.

[0166] Die Darstellung in Fig. 4 ist nicht abschließend zu verstehen. Es können vielmehr noch weitere Steuer- und Regelkreise vorgesehen sein. So kann bspw. eine Betriebsspannungsüberwachung oder eine Temperaturüberwachung des Treibers 30 vorgesehen werden. Auch eine Überwachung der Kollektor-Emitter-Spannung U_{CE} und/oder des Kollektor-Stroms I_C auf Maximalwerte I_{Cmax} oder Minimalwerte I_{Cmin} kann vorgesehen sein. Auf diese Weise läßt sich z. B. die Kollektor-Emitter-Spannung U_{CE} auf einen Maximalwert U_{CEmax} begrenzen. Weiterhin kann auf diese Weise im Falle eines Kurzschlusses der Kollektor-Strom I_C auf einen Maximalwert I_{Cmax} begrenzt oder der IGBT ganz abgeschaltet werden, wenn der Kollektor Strom I_C einen vorgegebenen Grenzwert I_{Cmax} überschreitet.

[0167] In diesem Zusammenhang können selbstverständlich auch Meldesignale erzeugt werden, die über das Inter-

face 86 weitergeleitet werden.

[0168] Das Interface 86 kann in ebenfalls an sich bekannter Weise zum Zwecke der Potentialtrennung über Optokoppler an den Mikrocontroller 32 angeschlossen werden. Vom Mikrocontroller 32 empfängt das Interface 86 die entsprechenden Steuersignale und liefert an den Eingang 83 der Ablaufsteuerung 84 Signale für den Umschalter S_2 , der den IGBT in den Zustand "Ein" oder "Aus" bringt.

[0169] Die Ablaufsteuerung 84 hat im Rahmen der vorliegenden Erfindung mehrere Aufgaben, die über die im Stand der Technik bekannten Aufgaben hinausgehen.

[0170] Die Ablaufsteuerung 84 steuert je nach Zustand des Mikrocontrollers 32 die Endstufe 88 an, damit diese dem Steueranschluß des Leistungstransistors bzw. des IGBTs einen positiven oder einen negativen Strom liefert.

[0171] Die Ablaufsteuerung 84 gewährleistet ferner, daß die dU_{CE}/dt -Regelung und die dI_C/dt -Regelung nie gleichzeitig arbeiten und entsprechend dem jeweiligen zeitlichen Verlauf bzw. der jeweiligen Transiente jeweils nur eine der beiden Regelungen aktiviert ist. Die beiden Regelungen können sich somit nicht gegenseitig beeinflussen. Störungen im Kollektor-Strom I_C während der dU_{CE}/dt -Regelung bzw. Störungen der Kollektor-Emitter-Spannung U_{CE} während der dI_C/dt -Regelung werden auf diese Weise wirksam unterdrückt. Die Spannungs- und Stromtransienten können somit unabhängig voneinander geregelt werden.

[0172] Die Ablaufsteuerung 84 gibt der Endstufe 88 über den Ausgang 85c die Information, in welchem Zustand (verriegelt oder entriegelt) sie sich befinden soll.

[0173] Die Ablaufsteuerung 84 minimiert ferner die Verzögerungszeiten, d. h. einerseits die Zeit zwischen dem Befehl des Mikrocontrollers 32 "Ein" oder "Aus" und dem Auftreten der Strom- bzw. Spannungstransienten und andererseits die Zeit nach den Transienten und dem Erreichen der maximalen bzw. minimalen Eingangsspannung des Leistungstransistors.

[0174] Prinzipiell kann die Ablaufsteuerung 84 schließlich beim Auftreten eines Kurzschlusses oder eines anderen Fehlers den Leistungstransistor selbsttätig geregelt abschalten oder eine Fehlermeldung über das Interface 86 an den Mikrocontroller liefern.

[0175] In den Blöcken 72, 74 und 76 Regelt die dU_{CE}/dt -Regelung die Spannungstransiente dU_{CE}/dt auf den Wert aus, der vom Sollwert $[dU_{CE}/dt]$ eingestellt ist. Die Größe dieses Sollwertes $[dU_{CE}/dt]$ kann, wie bereits erwähnt, mit Hilfe eines Widerstandes eingestellt werden. Der Istwert dU_{CE}/dt wird zweckmäßigerweise mit Hilfe eines Kondensators ermittelt. Dieser wird vorzugsweise mit dem einen Anschluß am Kollektor des Leistungstransistors und mit dem anderen Anschluß am niederohmigen Eingang der ersten Differenzierstufe 72 des Treibers 30 angeschlossen.

[0176] Die erste Regelstufe 76 arbeitet streng genommen als Begrenzer. Der Leistungstransistor wird während der Spannungstransienten dU_{CE}/dt mit einem Konstantstrom angesteuert, der so groß ist, daß ohne Regelung der Sollwert geringfügig, d. h. z. B. etwa 10% bis 20% überschritten würde. Mit der Regelung wird die Transiente dU_{CE}/dt auf den eingestellten Sollwert begrenzt. Dieses Regelprinzip ist sehr vorteilhaft, weil die Übergänge von der dU_{CE}/dt -Regelung auf die dI_C/dt -Regelung einfacher und sauberer abgelenken können.

[0177] Eine weitere wesentliche Eigenschaft der ersten Regelstufe 76 ist, daß im Regelkreis eine inverse Korrekturschaltung eingesetzt wird, die die nichtlineare Übertragungsscharakteristik des Leistungstransistors linearisiert (vgl. dazu weiter unten die Beschreibung zu den Fig. 8 und 9). Dadurch ergibt sich auch bei niedrigen Kollektor-Emitter-Spannungen eine gute Regelung. Die Verwendung der Li-

nearisierung ist für die vorliegende Erfindung von besonderer Bedeutung und kann auch ohne die übrigen Merkmale der Erfindung eingesetzt werden.

[0178] Für die dI_C/dt -Regelung in den Blöcken 78, 80 und 82 gilt sinngemäß dasselbe, was vorstehend zu der dU_{CE}/dt -Regelung in den Blöcken 72, 74 und 76 dargestellt wurde. Auch hier wird der Sollwert dI_C/dt in der zweiten Sollwertstufe 80 vorzugsweise über einen Widerstand eingestellt. Die Istwerterfassung kann vorzugsweise über eine parasitäre Induktivität erfolgen. Ein zusätzlicher Stromsensor kann verwendet werden, ist jedoch im allgemeinen nicht erforderlich.

[0179] Für die Endstufe 88 wird schließlich im Gegensatz zu Ansteuerung nach dem Stand der Technik zusätzlich zum niederohmigen Ausgangszustand mit zwei festen Spannungen für den "Ein"- und den "Aus"-Zustand eine stromgesteuerte Stromendstufe während der transienten Phasen eingesetzt, die entsprechend der oben genannten Kriterien verriegelt werden kann. Auch hier handelt es sich um einen wesentlichen Aspekt der Erfindung, der auch in Alleinstellung, d. h. ohne die anderen Merkmale der Erfindung, verwendet werden kann. Die Verwendung einer Stromendstufe während des Schaltvorganges der Leistungstransistoren bzw. einer Spannungsendstufe im stationären Schaltzustand der Leistungstransistoren hat mehrere Vorteile:

Zunächst sind die Spannungs- und Stromtransienten vom Eingangsstrom und nicht von der Eingangsspannung des Leistungstransistors, bspw. des IGBT, abhängig. Deswegen werden keine zusätzlichen Bauelemente zwischen dem Ausgang des Treibers 30 und dem Steuereingang des IGBT benötigt (vgl. oben das Netzwerk 2 bzw. 2a und 2b in den Fig. 1A, 1B und 1C).

[0180] Weiterhin wird die Stabilität der geregelten Schaltung des Treibers 30 erheblich verbessert.

[0181] Weiterhin macht man von der Tatsache Gebrauch, daß im allgemeinen Ströme schneller zu verarbeiten sind als Spannungen.

[0182] Schließlich wird durch die Verwendung einer Stromendstufe während des Schaltvorganges und einer Spannungsendstufe außerhalb des Schaltvorganges erreicht, daß Fehlschaltungen des jeweils stationär geschalteten Leistungstransistors in Serienschaltungen derartiger Leistungstransistoren vermieden werden (vgl. dazu weiter unten zu Fig. 12).

[0183] Fig. 5 zeigt ein Schaltbild eines Ausführungsbeispiels für die Umschalter S_1 und S_2 in der Ablaufsteuerung 84 (Fig. 4).

[0184] Bei der Schaltung gemäß Fig. 5 bilden Transistoren T_1 bis T_6 den Umschalter 51 und führen entsprechend die Ströme $\Delta I_{dU/dt}$ und $\Delta I_{dI/dt}$, die von den Regelstufen 76 bzw. 82 geliefert werden. Die Ausgänge der Differenzverstärker T_3/T_4 und T_5/T_6 werden mit entsprechender Verknüpfung auf zwei als Schalter arbeitende Differenzverstärker T_7/T_8 und T_9/T_{10} geführt, die dem Umschalter S_2 entsprechen. Die Schaltspannung $U_{on/off}$ für die Differenzverstärker T_7/T_8 und T_9/T_{10} wird vom Interface 86 gebildet und an entsprechende Eingänge 83a und 83b geliefert. Die Spannung $U_{on/off}$ schaltet Ströme I_{on} oder I_{off} an die Ausgänge 85a und 85b zur Endstufe 88 durch.

[0185] Die beiden Differenzverstärker T_3/T_4 und T_5/T_6 müssen schnell und sauber im Schaltvorgang umgeschaltet werden. Angesteuert werden diese durch einen weiteren Differenzverstärker T_1/T_2 , der mit einer Spannung U_{schalt} geschaltet wird. Die Transistoren T_1 und T_2 sind mit ihren Emittern gemeinsam an eine Stromquelle I_0 geschaltet. Die Kollektoren sind über gleich große Widerstände R_0 mit einer Eingangsklemme U_{H2} verbunden. Eine weitere Eingangsklemme U_{H1} führt über eine Diode D_1 zum Kollektor des

Transistoren T_1 sowie den Basen der Transistoren T_3 und T_6 . Der Kollektor des Transistors T_2 ist mit den Basen der Transistoren T_4 und T_5 verbunden. Zwischen den Kollektoren der Transistoren T_1 und T_2 herrscht eine Spannungsdifferenz von ΔU .

[0186] Die Diode D_1 sei zunächst außer Betracht gelassen. Zu Beginn des Schaltvorganges betrage U_{schalt} z. B. 1 V, und die Ausgangsspannung ΔU am Differenzverstärker T_1/T_2 sei positiv. Beim Einschalten des IGBT fließt zunächst der Strom $I_{d/dt}$ durch die Transistoren T_3 und T_7 . Es gilt $I_{\text{on}} = I_{d/dt}$. Wird nun beim Einschaltvorgang (Fig. 3C) der Umschaltzeitpunkt t_2' erkannt, so wird die Spannung U_{schalt} z. B. auf -1 V geschaltet, und es gilt $I_{\text{on}} = I_{dU/dt}$. Beim Ausschaltvorgang (Fig. 3D) gilt zunächst $I_{\text{off}} = I_{dU/dt}$ und nach dem Umschaltzeitpunkt t_3' gilt $I_{\text{off}} = I_{d/dt}$, so daß ein korrekter Wechsel zwischen den beiden Regelungen vorliegt.

[0187] Die Diode D_1 hat folgende Funktion:

Wird das Basispotential des Transistors T_1 schnell angehoben, so fließt ein parasitärer Fehlstrom, verursacht durch parasitäre Kapazitäten durch den Kollektor des Transistors T_1 . Damit die Potentialänderung an diesem Kollektor nicht um mehr als etwa 60 mV absinken kann, wird mit D_1 und den angelegten, oben erwähnten Spannungen U_{H1} und U_{H2} die Spannung ΔU geklammert.

[0188] Im wesentlichen sind somit drei Punkte entscheidend, die zu einer Optimierung des Schaltverhaltens des Umschalters S_1 führen:

Als erstes ist wichtig, daß die kritischen Differenzverstärker T_3/T_4 und T_5/T_6 differenziell angesteuert werden. Zweitens ist wichtig, daß die Spannung ΔU so klein wie möglich gehalten werden kann. Drittens ist schließlich wichtig, daß die Diode D_1 die Spannung ΔU klammert.

[0189] Fig. 6 zeigt in weiteren Einzelheiten die Regelung des zeitlichen Verlaufs der Kollektor-Emitter-Spannung U_{CE} , insbesondere von deren erster zeitlicher Ableitung dU_{CE}/dt . Die in Fig. 6 dargestellten Elemente entsprechen der nichtlinearen Schaltung NL innerhalb der ersten Regelstufe 76 von Fig. 4.

[0190] In Fig. 6 erkennt man eine Differenzierstufe 91, zu der zwei Leitungen 90 und 92 führen. Auf der Leitung 90 liegt ein der Spannungstransienten dU_{CE}/dt entsprechendes Istsignal und auf der Leitung 92 ein der Spannungstransienten dU_{CE}/dt entsprechendes Sollsignal an.

[0191] Am Ausgang des Subtrahierers 91 ist somit über eine Leitung 94 ein Differenzsignal abnehmbar, das der Differenz zwischen Istwert und Sollwert entspricht. Das Differenzsignal wird als Stromsignal I_{dU} erzeugt.

[0192] Dieses Differenzsignal I_{dU} gelangt nun über die Leitung 94 auf eine Kennlinienstufe 96. Die Kennlinienstufe 96 hat eine Charakteristik, wonach für negative Eingangswerte I_{dU} ein konstanter Wert eines Ausgangssignals ΔI_{dU} erzeugt wird, während für positive Eingangsgrößen I_{dU} eine linear auf Null abnehmende und dort verbleibende Ausgangsgröße ΔI_{dU} erzeugt wird.

[0193] Das vorerwähnte Ausgangssignal ΔI_{dU} gelangt über eine Leitung 98 von der Kennlinienstufe 96 auf eine Differenzierstufe 106.

[0194] Zur anderweitigen Ansteuerung der Differenzierstufe 106 wird über eine Leitung 100 ein der Kollektor-Emitter-Spannung U_{TE} entsprechendes Signal zugeführt und auf eine Linearisierungsstufe 102 geleitet. Im dargestellten Ausführungsbeispiel hat die Linearisierungsstufe 102 einen liegend-parabolischen Verlauf, so daß aus der Eingangsgröße U_{CE} eine degressiv sich vermindemde Ausgangsgröße ΔI_{UCE} gebildet wird. Diese Ausgangsgröße ΔI_{UCE} wird über eine Leitung 104 der Differenzierstufe 106 als zweite Eingangsgröße zugeführt.

[0195] In der Differenzierstufe 106 wird somit das Aus-

gangssignal $\Delta I_{dU/dt}$ gebildet und auf einer Leitung 108 abgegeben und dann der Ablaufsteuerung 84 (Fig. 4) zugeführt. Die Blöcke 96, 102 und 106 bilden somit zusammen die nichtlineare Stufe NL in der ersten Regelstufe 76 von Fig. 4.

[0196] Das Regelprinzip der in Fig. 6 dargestellten Schaltung ist wie folgt:

Von dem auf der Leitung 90 anliegenden Istwertsignal wird im Subtrahierer 91 das auf der Leitung 92 zugeführte Sollwertsignal abgezogen. Ist diese Differenz positiv, so reduziert sich das Ausgangssignal ΔI_{dU} am Ausgang der Kennlinienstufe 96. Dadurch verkleinert sich gleichfalls $\Delta I_{dU/dt}$ am Ausgang der Differenzierstufe 106. Auf diese Weise reduziert sich schließlich der Gate-Strom I_G im IGBT auf den erforderlichen Wert.

[0197] Der Regler arbeitet somit als Begrenzer. Dieses Reglerprinzip hat den Vorteil, daß beim Wechsel von der dU_{CE}/dt -Regelung auf die dI_C/dt -Regelung bzw. umgekehrt die beiden Regelungen einander nicht stören.

[0198] Fig. 7 zeigt eine bevorzugt verwendete Schaltung für das Blockschaltbild gemäß Fig. 6.

[0199] Die Eingangsspannung U_{CE} erzeugt einen Strom durch einen Kondensator C_U , der proportional zur ersten zeitlichen Ableitung dU_{CE}/dt , d. h. zur Spannungstransiente ist. Dieser Strom fließt beim Ausschaltvorgang vom Kondensator C_U über eine Diode D_3 nach Masse. Beim Einschaltvorgang hingegen fließt der Strom vom Kondensator C_U über einen Transistor T_{12a} , der zusammen mit einem Transistor T_{12b} und der bereits erwähnten Diode D_3 einen Gleichrichter bildet. Für das Ist-Stromsignal gilt:

$$I_{\text{Ist}} = C_U \cdot dU_{CE}/dt$$

[0200] Dieser Strom I_{Ist} wird mit dem Sollwert-Stromsignal I_{Soll} verglichen. Ist der Strom I_{Ist} betragsmäßig größer als der Strom I_{Soll} , so fließt die Differenz durch die Diode D_2 und reduziert den Mutterstrom I_0 , der der Schaltung gemäß Fig. 7 aus der Versorgungsspannung U_B zugeführt wird.

[0201] In Fig. 7 erkennt man ferner, daß das Stromsignal ΔI_{dU} vom Kollektor eines Transistors T_{11} abnehmbar ist, dessen Emitter an die Diode D_2 angeschlossen ist.

[0202] Fig. 8 zeigt ein Ersatzschaltbild zur grundsätzlichen Erläuterung der Funktion der Linearisierungsstufe 102 (Fig. 6). Der in Fig. 8 gezeigte Block mit den Anschlüssen 98 und 111 entspricht den Blöcken 102 und 106 in Fig. 6. Fig. 9 zeigt dazu ein Schaltbild für ein Ausführungsbeispiel einer derartigen Linearisierungsstufe 102 zusammen mit der Differenzierstufe 106.

[0203] In Fig. 13 sind mit 110, 111 und 112 die Kollektor-, Gate- bzw. Emitter-Klemmen eines IGBT 114 angedeutet.

[0204] Während die linke Hälfte von Fig. 8 die Beschaltung des IGBT 114 mit der Linearisierungsstufe 102, der Differenzierstufe 106 und der Endstufe 88 zeigt, ist in der Rechten Hälfte von Fig. 7 das Ersatzschaltbild der linken Hälfte dargestellt, in der gleiche Elemente mit gleichen Bezugszeichen, jedoch unter Hinzufügung eines Apostrophs bezeichnet sind.

[0205] Während der Spannungstransienten dU_{CE}/dt bleibt die Gate-Spannung am IGBT 114 konstant. Dies bezeichnet man als "Miller-Plateau". Der gesamte Eingangsstrom I_G fließt dann über die Kapazität C_{CG} ab und bestimmt zusammen die Spannungstransiente dU_{CE}/dt . Die Kapazität C_{CG} setzt sich überwiegend aus einer Sperrschichtkapazität zusammen und ist daher von der Kollektor-Emitter-Spannung U_{CE} abhängig. Es gilt der Zusammenhang:

$$dU_{CE}/dt = \frac{I_G}{C_{CG}} = k \cdot \sqrt{U_{CE}} \cdot I_G$$

[0206] Der Faktor k ist vom Leistungstransistor-Typ ab-

hängig, jedoch relativ unabhängig ($< 10\%$) von der Temperatur und der Exemplarstreuung. Die Spannungstransiente dU_{CE}/dt ist von der Größe des Eingangsstroms I_G und nicht von der Eingangsspannung abhängig. Dies ist ebenfalls ein Grund dafür, daß im Gegensatz zu Ansteuerungen nach dem Stand der Technik, in der eine Spannungsquelle am Treiber- ausgang vorhanden ist, bei der erfindungsgemäßen Ansteuerung die Strom-Endstufe 88 eingesetzt wird.

[0207] Die Linearisierungsstufe 102 zusammen mit der Differenzierstufe 106 beinhaltet eine nichtlineare Schaltung. Diese benötigt die Größe der Kollektor-Emitter-Spannung U_{CE} und muß der Übertragungsfunktion

$$\Delta I_{dU/dt} \sim \Delta I_{dU} / \sqrt{U_{CE}}$$

gehören.

[0208] In Fig. 8 ist, wie erwähnt, in der linken Hälfte der IGBT 114 mit separater Linearisierung und in der Rechten Hälfte der durch die Linearisierung modifizierte IGBT 114' als Ersatzschaltbild dargestellt. Dieser besitzt eine konstante Kollektor-Gate-Kapazität C_{CG}' . Mit dieser Kapazität C_{CG}' ergibt sich bei einem konstanten Gate-Strom I_G' ein ebenfalls konstantes dU_{CE}/dt .

[0209] Die nichtlineare Schaltung für die Linearisierungsstufe 102 und die Differenzierstufe 106 läßt sich vorzugsweise nach dem von Gilbert beschriebenen sogenannten "translinearen Prinzip" realisieren. Nähere Einzelheiten dazu finden sich im Aufsatz von Gilbert, Barrie, "Translinear circuits: An historical overview", Boston, MA, 1996, Seiten 95 bis 118, sowie in der US 6,104,244 A1.

[0210] Vorteilhaft bei Anwendung des translinearen Prinzips ist, daß mit minimaler Anzahl von Bauelementen ohne Verwendung von Rückkopplungen (Stabilitätssicherheit) und nur durch Verarbeitung von Strömen (hohe Grenzfrequenz) das gewünschte Übertragungsverhalten erreicht werden kann.

[0211] Die in Fig. 9 dargestellte Schaltung zeigt einen Transistor T_{13} , der von Betriebsspannung U_B über einen Mutterstrom I_0 führende Stromquelle nach Masse geschaltet ist. Die Basis-Emitter-Strecke des Transistors T_{13} ist von der Kollektor-Basis-Strecke eines Transistors T_{14} überbrückt, der in einer Kaskade über einen weiteren Transistor T_{15} mit Masse verbunden ist.

[0212] Ein weiterer Transistor T_{16} liegt mit seinem Kollektor an der Betriebsspannung U_B und ist an seinem Emitter mit einem der Kollektor-Emitter-Spannung U_{CE} entsprechenden Signal (Strom 119) beschaltet. Die Basis des Transistor T_{16} ist mit der Basis des Transistors T_{13} verbunden, wobei dieser Verbindungspunkt an die Leitung 98 angeschlossen ist.

[0213] Vom Emitter des Transistors T_{16} führt eine Leitung zur Basis eines Transistors T_{17} der kollektorseitig an die Betriebsspannung U_B angeschlossen ist, während sein Emitter über einen in Kaskade geschalteten Transistor T_{18} an die Leitung 108 angeschlossen ist. Die Basen der Transistoren T_{15} und T_{10} sind miteinander verbunden. Sie liegen auf einem Potential U_0 über Masse.

[0214] Die in Fig. 9 dargestellte Schaltung ist nach dem translinearen Prinzip aufgebaut. Der Eingangsstrom ΔI_{dU} ist gleich der Summe der Ströme in den Basen der Transistoren T_{13} und T_{16} sowie dem Kollektorstrom des Transistors T_4 . Der Mutterstrom I_0 sei als konstant angenommen. Der Strom 119 ist, wie bereits erwähnt, als proportional zur Kollektor-Emitter-Spannung U_{CE} des IGBT zu betrachten.

[0215] Aus dem Spannungsumlauf mit den Basis-Emitter-Spannungen der sechs identischen Transistoren T_{13} bis T_{18} ergibt sich bei Vernachlässigung der Basisströme die gesuchte Beziehung:

$$\Delta I_{dU/dt} \sim \sqrt{I_0} \cdot \Delta I_{dU} / \sqrt{U_{CE}}$$

[0216] In der Praxis hat sich gezeigt, daß sich durch die Einführung der nichtlinearen Schaltung gemäß Fig. 9 die Regelabweichung auch bei sehr niedriger Kollektor-Emitter-Spannung U_{CE} auf Werte von $< 10\%$ bringen läßt.

[0217] Fig. 10 zeigt in einer Darstellung sehr ähnlich derjenigen von Fig. 6 das Prinzip der Regelung des Kollektorstroms I_C .

[0218] Auch hier werden einem Subtrahierer 121 auf Leitungen 120 und 122 ein Istwert oder ein Sollwert zugeführt. Am Ausgang des Subtrahierers 121 liegt auf einer Leitung 124 ein Differenzsignal als Stromsignal I_{dI} . Dieses wird einer Kennlinienstufe 126 zugeführt.

[0219] Im Gegensatz zur Kennlinie der Kennlinienstufe 96 in Fig. 6 ist der Verlauf der Kennlinie in der Kennlinienstufe 126 gemäß Fig. 10 für positive Werte des Eingangssignals I_{dI} so, daß der Wert des Ausgangssignals ΔI_{dI} von einem konstanten Wert zunächst auf Null, dann aber über Null hinaus weiter ins Negative abfällt.

[0220] Das Ausgangssignal ΔI_{dI} liegt auf einer Leitung 128 an, die zu einer Differenzierstufe 136 führt.

[0221] Über eine Leitung 130 wird ein dem Kollektorstrom I_C entsprechendes Signal einer Linearisierungsstufe 132 zugeführt. Hier handelt es sich um einen Teil der Linearisierungsstufe, die in Fig. 4 innerhalb der zweiten Regelstufe 82 mit NL bezeichnet war. Die Kennlinie innerhalb der Linearisierungsstufe 132 ist anders als die Kennlinie in der Linearisierungsstufe 102 gemäß Fig. 6. Sie ist nämlich Teil einer nach unten geöffneten Parabel.

[0222] Am Ausgang der Linearisierungsstufe 132 liegt ein Stromsignal ΔI_{IC} an, das ebenfalls der Differenzierstufe 136 zugeführt wird. An deren Ausgang, d. h. auf einer Leitung 138 liegt dann das Regelsignal $\Delta I_{dI/dt}$ an.

[0223] Das Prinzip der Regelung gemäß Fig. 10 entspricht demjenigen der Regelung gemäß Fig. 6.

[0224] Die Istwert-Erfassung für den Kollektorstrom I_C (vgl. Block 78 in Fig. 4) kann vorzugsweise mit Hilfe einer parasitären Induktivität L_p vorgenommen werden (die weiter unten in Fig. 14 mit L_{E1} bezeichnet ist).

[0225] Die nichtlinearen Eigenschaften des IGBTs während der Stromtransienten dI_C/dt beim Ein- und Ausschaltvorgang können wie folgt beschrieben werden:

$$dI_C / dt \sim \sqrt{I_C} \cdot I_G$$

[0226] Analog zur dU_{CE}/dt -Regelung werden die Stufen 132 und 136 eingesetzt, deren Übertragungsverhalten identische Struktur besitzt. Es muß gelten:

$$\Delta I_{dI/dt} \sim \Delta I_{dI} / \sqrt{I_C}$$

[0227] Diese nichtlineare Schaltung zu dieser Übertragungsfunktion sollte ebenfalls nach dem oben erwähnten translinearen Prinzip von Gilbert realisiert werden.

[0228] Meßergebnisse haben gezeigt, daß beim Einsatz der dI_C/dt -Regelung die Überspannung beim Ausschaltvorgang, die sich aus dem Produkt von dI_C/dt und der gesamten parasitären Induktivität im Zwischenkreis zusammensetzt, von 30% auf weniger als 5% reduziert wird. Deswegen ist eine zusätzliche Überspannungsbegrenzung als Funktionsblock in diesen Fällen entbehrlich.

[0229] Fig. 11 zeigt eine praktische Teil-Ausführung der in Fig. 10 dargestellten Struktur (vgl. die in Fig. 7 abgebildete praktische Ausführungsform der Regelstruktur gemäß Fig. 6).

[0230] Bei der Schaltung gemäß Fig. 11 wird der Span-

nungsabfall an der parasitären Induktivität an den in Fig. 14 mit (2) und (7) bezeichneten Klemmen abgegriffen. Die Klemme (2) ist in Fig. 11 dargestellt. Der Spannungsabfall wird über einen Widerstand R_1 in einen Strom umgewandelt, der bei positiver Spannung über Transistoren T_{21} und T_{22} sowie eine Diode D_5 sowie bei negativer Spannung über einen Transistor T_{20} in den Strom I_{1st} umgewandelt wird. Von diesem Strom wird der Strom I_{Soll} abgezogen. Ist der Differenzstrom größer als Null, so fließt dieser an dem dem Subtrahierer 121 entsprechenden Knoten der Schaltung weiter über eine Diode D_3 und reduziert den Mutterstrom I_0 und folglich auch den Strom ΔI_{dt} , der über die Leitung 124 zur Differenzierstufe 136 geführt wird.

[0231] In Fig. 12 ist veranschaulicht, daß ein Problem auftreten kann, wenn zwei Leistungshalbleiter in Serienschaltung verwendet werden und an den Mittelabgriff eine induktive Last L angelegt ist.

[0232] Bei der Schaltung gemäß Fig. 12 sei angenommen, daß der unten eingezeichnete Leistungshalbleiter einseitig über eine Stromquelle SQ_1 angesteuert wird, die einer Stromendstufe entsprechen mag. Dann fließt über die Kapazität C_{CG} zwischen Kollektor und Gate dieses Leistungshalbleiters ein Strom, mit der Folge, daß sich am Anschluß des induktiven Verbrauchers L ein Spannungsanstieg dU/dt bemerkbar macht. Dieser Spannungsanstieg dU/dt kann sich hinsichtlich der Kapazität C_{GE} zwischen Gate und Emitter des oberen Leistungshalbleiters auswirken, sofern dieser ebenfalls über eine Stromquelle SQ_2 angesteuert wird. Es kann dann nämlich zu einem unerwünschten Umschalten des oberen Leistungshalbleiters kommen, der an sich im stationären Betrieb befindlich sein sollte.

[0233] Um diesem unerwünschten Effekt zu begegnen, ist erfindungsgemäß vorgesehen, die Endstufe so auszubilden, daß sie nur während des Schaltvorganges, d. h. während der Transienten, als Stromendstufe wirkt, außerhalb dieses Schaltvorganges jedoch als Spannungsendstufe.

[0234] Fig. 13 zeigt ein praktisches Ausführungsbeispiel einer Stromendstufe 88.

[0235] Die Stromendstufe 88 hat im Gegensatz zu Endstufen nach dem Stand der Technik mit niederohmigem Ausgang den wesentlichen Vorteil, daß die Stabilität der Ansteuerung erhöht wird, und daß zusätzliche Bauelemente (vgl. Fig. 1B und 1C) zwischen dem Ausgang des Treibers 30 und dem Steueranschluß des Leistungstransistors entfallen können.

[0236] Beim Ausführungsbeispiel gemäß Fig. 13 ist eine Endstufe 88 dargestellt, deren Stromverstärkung zwischen 15 und 20 liegt. Sie besitzt die Stromeingänge I_{on} und I_{off} entsprechend den Eingängen 87a und 87b der Endstufe 88 aus Fig. 4. Sie besitzt ferner einen Stromausgang I_G entsprechend dem Ausgang 89 in Fig. 4.

[0237] Bei der Schaltung gemäß Fig. 13 arbeiten Transistoren T_{23} bis T_{26} sowie T_{32} bis T_{35} als sogenannte "Widlar"-Stromquelle. Damit ein guter Kompromiß zwischen Grenzfrequenz und Linearität vorliegt, sollten nicht mehr als drei Ausgangstransistoren in einem Stromspiegel verwendet werden. Das Widerstandsverhältnis R_1/R_2 und R_3/R_4 sollte nicht größer als 6 werden. Damit der Miller-Effekt eliminiert wird, werden den Endstufentransistoren T_{24} bis T_{26} bzw. T_{33} bis T_{35} die Transistoren T_{27} und T_{31} in Basisschaltung aufgesetzt. Dioden D_7 bis D_{10} verhindern, daß die Transistoren T_{27} bis T_{31} sättigen.

[0238] Die Grenzfrequenz der Endstufe 88 für den Einschaltvorgang des IGBT kann vergrößert werden, indem der Transistor T_{26} und der zugehörige Widerstand R_2 weggelassen werden. Die Gesamtverstärkung der Endstufe 88 kann dann mit dem Widerstandsverhältnis R_5/R_6 korrigiert werden. Kritisch ist nur, daß die Verlustleistung des Transistors

T_{28} , schnell die maximal erlaubte überschreiten kann.

[0239] Schließlich zeigt Fig. 14 noch eine weitere praktische Ausführungsform einer erfindungsgemäßen Vorrichtung in Form eines Blockschaltbildes.

5 [0240] Man erkennt den Treiber 30', der im wesentlichen dem Treiber 30 gemäß der vorstehenden Beschreibung entspricht. Er enthält folglich eine erste Regelstufe 76', eine zweite Regelstufe 82', eine Ablaufsteuerung 84' sowie eine Endstufe 88'.

10 [0241] In Fig. 14 ist auch veranschaulicht, wie die verschiedenen Steuer- und Regelstufen 76' und 82' ihre jeweiligen Eingangssignale beziehen. So ist die erste Regelstufe 76' über eine Kapazität C_U an den Emitter zweier in einem IGBT-Modul 140 zusammengefaßter IGBTs angeschlossen, derart, daß die Kapazität C_U eine zeitliche Ableitung der dort anstehenden Kollektor-Emitter-Spannung U_{CE} vornimmt. Die Spannung U_{CE} selbst wird der Regelstufe 76' über einen Widerstand R_U zugeführt.

[0242] In entsprechender Weise erhält die zweite Regelstufe 82' ihr Eingangssignal über einen Widerstand R_I , der an den Emitter des unteren IGBT angeschlossen ist.

[0243] Das IGBT-Modul 140 wird typischerweise bei einem Umrichter zur Motoransteuerung zum Einsatz gebracht. Es enthält mindestens zwei als Halbbrücke geschaltete IGBTs oder auch sechs derartige IGBTs mit entsprechenden Freilaufdioden als Vollbrücke. Neben den drei Hauptanschlüssen "Zwischenkreis" (Anschluß 3), "Motor" (Anschluß 1) und "Masse" (Anschluß 2) in einem Strang stehen vier Anschlüsse (Anschlüsse 4 bis 7) zum Anschluß der zwei benötigten Treiber zur Verfügung. Die Spannungen U_{LE1} und U_{LE2} , meßbar an dem jeweiligen Emitter (1 oder 2) und Hilfsemitter (5 oder 7) sind proportional zur Ableitung des Kollektorstroms und werden zur Istwert-Erfassung verwendet. Diese Signale können daher bspw. als Eingangssignale für die Schaltung gemäß Fig. 11 verwendet werden. In der Treiberschaltung werden die Spannungen U_{LE1} und U_{LE2} direkt im Eingang in den Strom I_{1st} umgewandelt.

[0244] Die Schaltung des Treibers 30 braucht nur mit einer positiven Spannungsquelle versorgt zu werden. Die negative Betriebsspannung kann mit geschalteten Kondensatoren realisiert werden. Deswegen bietet sich der Anschluß des High-Side-Treibers im Bootstrap-Verfahren an, damit eine Hochvolt-Technologie vermieden werden kann. Dieses Verfahren gehört zum Stand der Technik bei der Spannungsversorgung der High-Side-Treiber in Umrichtern und braucht daher im vorliegenden Zusammenhang nicht nochmals erläutert zu werden.

Patentansprüche

1. Verfahren zum Ein- und Ausschalten von Leistungshalbleitern (1), bei dem eine über dem Leistungshalbleiter (1) abfallende Spannung (U_{CE} ; U_{DS}) sowie ein durch den Leistungshalbleiter (1) fließender Strom (I_C ; I_D) erfaßt und deren zeitliche Verläufe während des Schaltvorganges geregelt werden, **dadurch gekennzeichnet**, daß die Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) und die Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) im wesentlichen zueinander zeitversetzt erfolgen.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß als Leistungshalbleiter (1) ein Transistor (16, 18, 20) verwendet wird.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß als Transistor (16, 18, 20) ein Insulated Gate Bipolar Transistor (IGBT) (114) verwendet wird.
4. Verfahren nach Anspruch 2 oder 3, dadurch gekennzeichnet,

zeichnet, daß die Spannung die Kollektor-Emitter-Spannung (U_{CE}) des Transistors (16, 18, 20) ist.

5. Verfahren nach einem oder mehreren der Ansprüche 2 bis 4, dadurch gekennzeichnet, daß der Strom der Kollektor-Strom (I_C) des Transistors (16, 18, 20) ist.

6. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß als Transistor ein MOS-FET-Transistor (44, 50) verwendet wird.

7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, daß die Spannung die Drain-Source-Spannung (U_{DS}) des MOS-FET-Transistors (44, 50) ist.

8. Verfahren nach Anspruch 6 oder 7, dadurch gekennzeichnet, daß der Strom der Drain-Strom (I_D) des MOS-FET-Transistors (44, 50) ist.

9. Verfahren nach einem oder mehreren der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß der zeitliche Verlauf der Spannung (U_{CE} ; U_{DS}) die erste zeitliche Ableitung der Spannung (dU_{CE}/dt ; dU_{DS}/dt) ist.

10. Verfahren nach einem oder mehreren der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß der zeitliche Verlauf des Stroms (I_C ; I_D) die erste zeitliche Ableitung des Stroms (dI_C/dt ; dI_D/dt) ist.

11. Verfahren nach einem oder mehreren der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß beim Einschalten des Leistungshalbleiters (1) zunächst der zeitliche Verlauf des Stroms (I_C ; I_D) und dann der zeitliche Verlauf der Spannung (U_{CE} ; U_{DS}) geregelt wird.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß im wesentlichen beim Erreichen eines Maximalwertes des Stroms (I_C ; I_D) von der Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) umgeschaltet wird.

13. Verfahren nach Anspruch 11 oder 12, dadurch gekennzeichnet, daß im wesentlichen beim Abfall des zeitlichen Verlaufs des Stroms (I_C ; I_D) um einen vorbestimmten Betrag von der Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) umgeschaltet wird.

14. Verfahren nach einem oder mehreren der Ansprüche 11 bis 13, dadurch gekennzeichnet, daß im wesentlichen bei einem Abfall der Spannung (U_{CE} ; U_{DS}) um einen vorbestimmten Betrag von der Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) umgeschaltet wird.

15. Verfahren nach einem oder mehreren der Ansprüche 11 bis 14, dadurch gekennzeichnet, daß im wesentlichen bei einem Abfall des zeitlichen Verlaufes der Spannung (U_{CE} ; U_{DS}) um einen vorbestimmten Betrag, insbesondere dann, wenn die erste zeitliche Ableitung der Kollektor-Emitter-Spannung (dU_{CE}/dt) einen vorbestimmten positiven Grenzwert überschreitet, von der Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) umgeschaltet wird.

16. Verfahren nach einem oder mehreren der Ansprüche 11 bis 15, dadurch gekennzeichnet, daß im wesentlichen beim Erreichen eines vorbestimmten Wertes der Gate-Emitter-Spannung (U_{GE}) eines als Leistungshalbleiter (1) verwendeten IGBTs (114) von der Regelung des zeitlichen Verlaufs des Stroms (I_C) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{CE}) umgeschaltet wird.

17. Verfahren nach einem oder mehreren der Ansprüche 11 bis 16, dadurch gekennzeichnet, daß im wesentlichen bei einem Abfall des zeitlichen Verlaufs der

Gate-Emitter-Spannung (U_{GE}) eines als Leistungshalbleiter (1) verwendeten IGBTs (114) um einen vorbestimmten Betrag von der Regelung des zeitlichen Verlaufs des Stroms (I_C) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{CE}) umgeschaltet wird.

18. Verfahren nach einem oder mehreren der Ansprüche 11 bis 15, dadurch gekennzeichnet, daß im wesentlichen beim Erreichen eines vorbestimmten Wertes der Gate-Source-Spannung (U_{GS}) eines als Leistungshalbleiter (1) verwendeten MOS-FETs (44, 50) von der Regelung des zeitlichen Verlaufs des Stroms (I_D) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{DS}) umgeschaltet wird.

19. Verfahren nach einem oder mehreren der Ansprüche 11 bis 16 und 18, dadurch gekennzeichnet, daß im wesentlichen bei einem Abfall des zeitlichen Verlaufs der Gate-Source-Spannung (U_{GS}) eines als Leistungshalbleiter (1) verwendeten MOS-FETs (44, 50) um einen vorbestimmten Betrag von der Regelung des zeitlichen Verlaufs des Stroms (I_D) auf die Regelung des zeitlichen Verlaufs der Spannung (U_{DS}) umgeschaltet wird.

20. Verfahren nach einem oder mehreren der Ansprüche 1 bis 19, dadurch gekennzeichnet, daß beim Ausschalten des Leistungshalbleiters (1) zunächst der zeitliche Verlauf der Spannung (U_{CE} ; U_{DS}) und dann der zeitliche Verlauf des Stroms (I_C ; I_D) geregelt wird.

21. Verfahren nach Anspruch 20, dadurch gekennzeichnet, daß im wesentlichen beim Erreichen eines vorgegebenen Wertes der Spannung (U_{CE} ; U_{DS}) von der Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) umgeschaltet wird.

22. Verfahren nach Anspruch 20 oder 21, dadurch gekennzeichnet, daß im wesentlichen beim Abfall des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) um einen vorbestimmten Betrag von der Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) umgeschaltet wird.

23. Verfahren nach einem oder mehreren der Ansprüche 20 bis 22, dadurch gekennzeichnet, daß im wesentlichen bei einem Abfall des Stroms (I_C ; I_D) um einen vorbestimmten Betrag von der Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) umgeschaltet wird.

24. Verfahren nach einem oder mehreren der Ansprüche 20 bis 23, dadurch gekennzeichnet, daß im wesentlichen bei einem Abfall des Betrags des zeitlichen Verlaufes des Stroms (I_C ; I_D) um einen vorbestimmten Betrag, insbesondere dann, wenn die erste zeitliche Ableitung des Kollektorstroms (dI_C/dt) einen vorbestimmten negativen Grenzwert unterschreitet oder der Betrag der ersten zeitlichen Ableitung des Kollektorstroms (dI_C/dt) einen vorbestimmten positiven Grenzwert überschreitet, von der Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) umgeschaltet wird.

25. Verfahren nach einem oder mehreren der Ansprüche 20 bis 24, dadurch gekennzeichnet, daß im wesentlichen beim Erreichen eines vorbestimmten Wertes der Gate-Emitter-Spannung (U_{GE}) eines als Leistungshalbleiter (1) verwendeten IGBTs (114) von der Regelung des zeitlichen Verlaufs der Spannung (U_{CE}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_C) umgeschaltet wird.

26. Verfahren nach einem oder mehreren der Ansprüche

che 20 bis 25, bei dem die erste zeitliche Ableitung der Gate-Emitter-Spannung (dU_{GE}/dt) eines als Leistungshalbleiter (1) verwendeten IGBTs (114) zunächst mit negativem Wert, dann mit deutlich kleinerem Betrag verläuft und schließlich einen vorbestimmten Wert unterschreitet, dadurch gekennzeichnet, daß im Zeitpunkt dieses Unterschreitens von der Regelung des zeitlichen Verlaufs der Spannung (U_{CE}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_C) umgeschaltet wird.

27. Verfahren nach einem oder mehreren der Ansprüche 20 bis 24, dadurch gekennzeichnet, daß im wesentlichen beim Erreichen eines vorbestimmten Wertes der Gate-Source-Spannung (U_{GS}) eines als Leistungshalbleiter (1) verwendeten MOS-FETs (44, 50) von der Regelung des zeitlichen Verlaufs der Spannung (U_{DS}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_D) umgeschaltet wird.

28. Verfahren nach einem oder mehreren der Ansprüche 20 bis 24, bei dem die erste zeitliche Ableitung der Gate-Source-Spannung (dU_{GS}/dt) eines als Leistungshalbleiter (1) verwendeten MOS-FETs (44, 50) zunächst mit negativem Wert, dann mit deutlich kleinerem Betrag verläuft und schließlich einen vorbestimmten Wert unterschreitet, dadurch gekennzeichnet, daß im Zeitpunkt dieses Unterschreitens von der Regelung des zeitlichen Verlaufs der Spannung (U_{DS}) auf die Regelung des zeitlichen Verlaufs des Stroms (I_D) umgeschaltet wird.

29. Verfahren nach einem oder mehreren der Ansprüche 1 bis 28, dadurch gekennzeichnet, daß zum Regeln des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) ein Sollwert des zeitlichen Verlaufs der Spannung ($[dU_{CE}/dt]$; $[dU_{DS}/dt]$) entsprechendes Signal (I_{soll}) und ein Istwert des zeitlichen Verlaufs der Spannung (dU_{CE}/dt ; dU_{DS}/dt) entsprechendes Signal (I_{ist}) gebildet werden, daß diese Signale (I_{soll} , I_{ist}) miteinander verglichen werden, daß deren Differenz ($I_{ist} - I_{soll}$) mit einem Bezugswert (0) verglichen wird, daß bei Überschreiten des Bezugswertes (0) die Differenz ($I_{ist} - I_{soll}$) als Regelsignal (ΔI_{dU}) weiterverarbeitet wird, und daß bei Unterschreiten des Bezugswertes (0) ein Nullsignal als Regelsignal (ΔI_{dU}) weiterverarbeitet wird.

30. Verfahren nach einem oder mehreren der Ansprüche 1 bis 29, dadurch gekennzeichnet, daß zum Regeln des Stroms (I_C ; I_D) ein Sollwert des zeitlichen Verlaufs des Stroms ($[dI_C/dt]$; $[dI_D/dt]$) entsprechendes Signal (I_{soll}) und ein Istwert des zeitlichen Verlaufs des Stroms (dI_C/dt ; dI_D/dt) entsprechendes Signal (I_{ist}) gebildet werden, daß diese Signale (I_{soll} , I_{ist}) miteinander verglichen werden, daß deren Differenz ($I_{ist} - I_{soll}$) mit einem Bezugswert (0) verglichen wird, daß bei Überschreiten des Bezugswertes (0) die Differenz ($I_{ist} - I_{soll}$) als Regelsignal (ΔI_{dI}) weiterverarbeitet wird, und daß bei Unterschreiten des Bezugswertes (0) ein Nullsignal als Regelsignal (ΔI_{dI}) weiterverarbeitet wird.

31. Verfahren nach Anspruch 29 oder 30, dadurch gekennzeichnet, daß die Sollwerte ($[dU_{CE}/dt]$, $[dI_C/dt]$; $[dU_{DS}/dt]$, $[dI_D/dt]$) einstellbar sind.

32. Verfahren, insbesondere nach einem oder mehreren der Ansprüche 1 bis 31, dadurch gekennzeichnet, daß zum Regeln des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) ein Sollwert des zeitlichen Verlaufs der Spannung ($[dU_{CE}/dt]$; $[dU_{DS}/dt]$) entsprechendes Signal (I_{soll}) und ein Istwert des zeitlichen Verlaufs der Spannung (dU_{CE}/dt ; dU_{DS}/dt) entsprechendes Signal (I_{ist}) gebildet werden, daß diese Signale (I_{soll} , I_{ist}) miteinander verglichen werden, daß deren Diffe-

renz ($I_{ist} - I_{soll}$) mit einem Bezugswert (0) verglichen wird, daß bei Überschreiten des Bezugswertes (0) die Differenz ($I_{ist} - I_{soll}$) als Regelsignal (ΔI_{dU}) weiterverarbeitet wird, und daß das Regelsignal (ΔI_{dU}) nichtlinear umgeformt wird.

33. Verfahren, insbesondere nach einem oder mehreren der Ansprüche 1 bis 31, dadurch gekennzeichnet, daß zum Regeln des zeitlichen Verlaufs des Stroms (I_C ; I_D) ein Sollwert des zeitlichen Verlaufs des Stroms ($[dI_C/dt]$; $[dI_D/dt]$) entsprechendes Signal (I_{soll}) und ein Istwert des zeitlichen Verlaufs des Stroms (dI_C/dt ; dI_D/dt) entsprechendes Signal (I_{ist}) gebildet werden, daß diese Signale (I_{soll} , I_{ist}) miteinander verglichen werden, daß deren Differenz ($I_{ist} - I_{soll}$) mit einem Bezugswert (0) verglichen wird, daß bei Überschreiten des Bezugswertes (0) die Differenz ($I_{ist} - I_{soll}$) als Regelsignal (ΔI_{dI}) weiterverarbeitet wird, und daß das Regelsignal (ΔI_{dI}) nichtlinear umgeformt wird.

34. Verfahren nach einem oder mehreren der Ansprüche 1 bis 33, dadurch gekennzeichnet, daß die Spannung (U_{CE} ; U_{DS}) auf einen vorbestimmten Grenzwert (U_{CEmax} ; U_{DSmax}) begrenzt wird.

35. Verfahren nach einem oder mehreren der Ansprüche 1 bis 34, dadurch gekennzeichnet, daß der Strom (I_C ; I_D) bei eingeschaltetem Leistungshalbleiter (1) auf einen vorbestimmten Grenzwert (I_{Cmax} ; I_{Dmax}) begrenzt wird.

36. Verfahren nach einem oder mehreren der Ansprüche 1 bis 35, dadurch gekennzeichnet, daß der Leistungshalbleiter (1) ausgeschaltet wird, wenn der Strom (I_C ; I_D) einen vorbestimmten Grenzwert (I_{Cmax} ; I_{Dmax}) überschreitet.

37. Verfahren nach einem oder mehreren der Ansprüche 1 bis 36, dadurch gekennzeichnet, daß der Leistungshalbleiter (1) mittels einer Endstufe (88) angesteuert wird, und daß die Endstufe (88) mindestens zeitweise als Stromendstufe betrieben wird.

38. Verfahren nach Anspruch 37, dadurch gekennzeichnet, daß die Endstufe (88) im wesentlichen während des Schaltvorganges als Stromendstufe betrieben wird.

39. Verfahren nach Anspruch 37 oder 38, dadurch gekennzeichnet, daß die Endstufe (88) außerhalb des Schaltvorganges als Spannungsendstufe betrieben wird.

40. Verfahren nach Anspruch 38 oder 39, dadurch gekennzeichnet, daß der Leistungshalbleiter (1) mittels der Stromendstufe während des Schaltvorganges über einen geregelten Eingangsstrom zwischen zwei festen Zuständen hin- und hergeschaltet wird.

41. Verfahren nach Anspruch 39 oder 40, dadurch gekennzeichnet, daß der Leistungshalbleiter (1) beim Übergang in einen Zustand "Aus" von der Stromendstufe niederohmig und mit fester Spannung angesteuert wird.

42. Verfahren nach Anspruch 41, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei Annäherung an einen Minimalwert des Stromes (I_{Cmin} ; I_{Dmin}) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung wechselt.

43. Verfahren nach Anspruch 41 oder 42, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei einem Abfall des Betrages des zeitlichen Verlaufs des Stroms (I_C ; I_D) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester

Ausgangsspannung wechselt.

44. Verfahren nach einem oder mehreren der Ansprüche 41 bis 43, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei einem Abfall der Gate-Emitter-Spannung (U_{GE}) eines als Leistungshalbleiter (1) verwendeten IGBTs (114) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung wechselt.

45. Verfahren nach einem oder mehreren der Ansprüche 41 bis 44, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei einem Abfall der Drain-Source-Spannung (U_{DS}) eines als Leistungshalbleiter (1) verwendeten MOS-FETs (44, 50) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung wechselt.

46. Verfahren nach einem oder mehreren der Ansprüche 39 bis 45, dadurch gekennzeichnet, daß der Leistungshalbleiter (1) beim Übergang in einen Zustand "Ein" von der Stromendstufe niederohmig und mit fester Spannung angesteuert wird.

47. Verfahren nach Anspruch 46, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei Annäherung an einen Minimalwert der Spannung (U_{CEmin} ; U_{DSmin}) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung wechselt.

48. Verfahren nach Anspruch 46 oder 47, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei einem Abfall des Betrages des zeitlichen Verlaufes der Spannung (U_{CE} ; U_{DS}) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung wechselt.

49. Verfahren nach einem oder mehreren der Ansprüche 46 bis 48, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei einem Anstieg der Gate-Emitter-Spannung (U_{GE}) eines als Leistungshalbleiter (1) verwendeten IGBTs (114) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung wechselt.

50. Verfahren nach einem oder mehreren der Ansprüche 46 bis 49, dadurch gekennzeichnet, daß die Stromendstufe im wesentlichen bei einem Anstieg der Gate-Source-Spannung (U_{GS}) eines als Leistungshalbleiter (1) verwendeten MOS-FETs (44, 50) um einen vorbestimmten Betrag von einem hochohmigen Ausgangswiderstand zu einem niederohmigen Ausgangswiderstand mit fester Ausgangsspannung wechselt.

51. Vorrichtung zum Schalten von Leistungshalbleitern, mit Mitteln zum Erfassen einer über dem Leistungshalbleiter abfallenden Spannung (U_{CE} ; U_{DS}) sowie eines durch den Leistungshalbleiter fließenden Stroms (I_C ; I_D), und mit einem Regler zum Regeln der zeitlichen Verläufe der Spannung (U_{CE} ; U_{DS}) und des Stroms (I_C ; I_D) während des Schaltvorganges, dadurch gekennzeichnet, daß im Regler die Regelung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) und die Regelung des zeitlichen Verlaufs des Stroms (I_C ; I_D) im wesentlichen zueinander zeitversetzt erfolgt.

52. Vorrichtung nach Anspruch 51, dadurch gekennzeichnet, daß der Leistungshalbleiter ein Transistor (16, 18, 20) ist.

53. Vorrichtung nach Anspruch 52, dadurch gekenn-

zeichnet, daß der Transistor (16, 18, 20) ein Insulated Gate Bipolar Transistor (IGBT) (114) ist.

54. Vorrichtung nach Anspruch 52 oder 53, dadurch gekennzeichnet, daß die Spannung die Kollektor-Emitter-Spannung (U_{CE}) des Transistors (16, 18, 20) ist.

55. Vorrichtung nach einem oder mehreren der Ansprüche 52 bis 54, dadurch gekennzeichnet, daß der Strom der Kollektor-Strom (I_C) des Transistors (16, 18, 20) ist.

56. Vorrichtung nach Anspruch 52, dadurch gekennzeichnet, daß der Transistor ein MOS-FET-Transistor (44, 50) ist.

57. Vorrichtung nach Anspruch 56, dadurch gekennzeichnet, daß die Spannung die Drain-Source-Spannung (U_{DS}) des MOS-FET-Transistors (44, 50) ist.

58. Vorrichtung nach Anspruch 56 oder 57, dadurch gekennzeichnet, daß der Strom der Drain-Strom (I_D) des MOS-FET-Transistors (44, 50) ist.

59. Vorrichtung nach einem oder mehreren der Ansprüche 51 bis 58, dadurch gekennzeichnet, daß der zeitliche Verlauf der Spannung (U_{CE} ; U_{DS}) die erste zeitliche Ableitung der Spannung (dU_{CE}/dt ; dU_{DS}/dt) ist.

60. Vorrichtung nach einem oder mehreren der Ansprüche 51 bis 59, dadurch gekennzeichnet, daß der zeitliche Verlauf des Stroms (I_C ; I_D) die erste zeitliche Ableitung des Stroms (dI_C/dt ; dI_D/dt) ist.

61. Vorrichtung nach einem oder mehreren der Ansprüche 51 bis 60, dadurch gekennzeichnet, daß ein Treiber (30, 30') mit einer Ablaufsteuerung (84) vorgesehen ist, und daß die Ablaufsteuerung (84) beim Einschalten des Leistungshalbleiters (1) zunächst den zeitlichen Verlauf des Stroms (I_C ; I_D) und dann den zeitlichen Verlauf der Spannung (U_{CE} ; U_{DS}) regelt.

62. Vorrichtung nach einem oder mehreren der Ansprüche 51 bis 61, dadurch gekennzeichnet, daß ein Treiber (30, 30') mit einer Ablaufsteuerung (84) vorgesehen ist, und daß die Ablaufsteuerung (84) beim Ausschalten des Leistungshalbleiters (1) zunächst den zeitlichen Verlauf der Spannung (U_{CE} ; U_{DS}) und dann den zeitlichen Verlauf des Stroms (I_C ; I_D) regelt.

63. Vorrichtung nach Anspruch 61 oder 62, dadurch gekennzeichnet, daß Schaltmittel (72-82; 90-108; 120-138) zum Erfassen und Bewerten des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) und des Stroms (I_C ; I_D) und zum Bilden von aus der Bewertung abgeleiteten Steuersignalen ($\Delta I_{dU/dt}$; $\Delta I_{dI/dt}$; U_{Schalt} ; $U_{On/Off}$) vorgesehen sind, und daß die Ablaufsteuerung (84) aufweist:

a) einen ersten Ausgang (85a) zum Einschalten des Leistungshalbleiters (1);

b) einen zweiten Ausgang (85b) zum Ausschalten des Leistungshalbleiters (1);

c) einen ersten Umschalter (S1), über den den Ausgängen (85a, 85b) ein der Regelabweichung des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) oder ein der Regelabweichung des zeitlichen Verlaufs des Stroms (I_C ; I_D) entsprechendes Regelsignal zuführbar ist, wobei der erste Umschalter (S1) in Abhängigkeit von den Steuersignalen (U_{Schalt}) betätigbar ist;

d) einen zweiten Umschalter (S2), über den der eine (85a) oder der andere (85b) Ausgang mit dem ersten Umschalter (S1) verbindbar ist, wobei der zweite Umschalter (S2) ebenfalls in Abhängigkeit von den Steuersignalen ($U_{On/Off}$) betätigbar ist.

64. Vorrichtung nach Anspruch 63, dadurch gekennzeichnet, daß der Treiber (30, 30') zur Bewertung des

zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) und des Stroms (I_C ; I_D) Differenzierstufen (72, C_U , 78, L_{E1} , L_{E2}) zur Bildung der ersten zeitlichen Ableitung der Spannung (dU_{CE}/dt ; dU_{DS}/dt) bzw. des Stroms (dI_C/dt ; dI_D/dt) aufweist.

65. Vorrichtung nach Anspruch 63 oder 64, dadurch gekennzeichnet, daß der Treiber (30, 30') zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen (76, 82) mit einem Subtrahierer (91; 121) zur Bildung eines Vergleiches zwischen einem Sollwert und einem Istwert des zeitlichen Verlaufs der Spannung (U_{CE} ; U_{DS}) bzw. des Stroms (I_C ; I_D) aufweist.

66. Vorrichtung nach einem oder mehreren der Ansprüche 63 bis 65, dadurch gekennzeichnet, daß der Treiber (30, 30') zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen (76) mit einer Kennlinienstufe (96) aufweist, die für ein negatives Eingangssignal (I_{dU}) ein konstantes Ausgangssignal (ΔI_{dU}) und für ein positives Eingangssignal (I_{dU}) ein von dem konstanten Wert auf Null abfallendes und dort verbleibendes Ausgangssignal (ΔI_{dU}) erzeugt.

67. Vorrichtung nach einem oder mehreren der Ansprüche 63 bis 66, dadurch gekennzeichnet, daß der Treiber (30, 30') zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen (82) mit einer Kennlinienstufe (126) aufweist, die für ein negatives Eingangssignal (I_{dI}) ein konstantes Ausgangssignal (ΔI_{dI}) und für ein positives Eingangssignal (I_{dI}) ein von dem konstanten Wert über den Wert Null hinaus abfallendes Ausgangssignal (ΔI_{dI}) erzeugt.

68. Vorrichtung nach einem oder mehreren der Ansprüche 63 bis 67, dadurch gekennzeichnet, daß der Treiber (30, 30') zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Dividierstufen (106, 136) aufweist.

69. Vorrichtung nach den Ansprüchen 64, 65, 66 und 67, dadurch gekennzeichnet, daß im Signalfluß die Differenzierstufen (72, 78), die Subtrahierer (91, 121), die Kennlinienstufen (96, 126) und die Dividierstufen (106, 136) hintereinander angeordnet sind.

70. Vorrichtung nach einem oder mehreren der Ansprüche 63 bis 69, dadurch gekennzeichnet, daß der Treiber (30, 30') zum Bilden von aus der Bewertung abgeleiteten Steuersignalen Regelstufen (76, 82) mit einer Linearisierungsstufe (102, 132) aufweist.

71. Vorrichtung nach Anspruch 70, dadurch gekennzeichnet, daß die Linearisierungsstufe (102, 132; T_{13} – T_{18}) nach dem Gilbert'schen translinearen Prinzip aufgebaut ist.

72. Vorrichtung nach einem oder mehreren der Ansprüche 63 bis 71, dadurch gekennzeichnet, daß der erste Umschalter (S1) durch Transistoren (T_1 – T_6) gebildet wird, deren Basen mittels einer Klammerschaltung (D_1) auf einem konstanten Potential haltbar sind.

73. Verfahren zum drehzahlvariablen Betreiben einer Asynchronmaschine mit einem Umrichter, der durch Ein- und Ausschalten von Leistungshalbleitern eine frequenzvariable 3-Phasen-Spannung erzeugt, dadurch gekennzeichnet, daß die Leistungshalbleiter nach einem Verfahren gemäß einem oder mehreren der Ansprüche 1 bis 50 ein- und ausgeschaltet werden.

74. Drehzahlvariable Asynchronmaschine mit einem Umrichter zum Erzeugen einer frequenzvariablen 3-Phasen-Spannung, dadurch gekennzeichnet, daß der Umrichter gemäß einem oder mehreren der Ansprüche 51 bis 72 ausgebildet ist.

75. Verfahren zum Betreiben einer Zündschaltung für Ottomotoren, bei dem durch Ein- und Ausschalten von

Leistungshalbleitern aus einer Eingangs-Gleichspannung eine Ausgangs-Pulsspannung zur Zündung erzeugt wird, dadurch gekennzeichnet, daß die Leistungshalbleiter nach einem Verfahren gemäß einem oder mehreren der Ansprüche 1 bis 50 ein- und ausgeschaltet werden.

76. Zündschaltung für Ottomotoren, die durch Ein- und Ausschalten von Leistungshalbleitern aus einer Eingangs-Gleichspannung eine Ausgangs-Pulsspannung zur Zündung erzeugt, dadurch gekennzeichnet, daß sie gemäß einem oder mehreren der Ansprüche 51 bis 72 ausgebildet ist.

77. Schaltnetzteil, das durch Ein- und Ausschalten von Leistungshalbleitern aus einer Eingangs-Gleichspannung eine Ausgangs-Gleichspannung erzeugt, dadurch gekennzeichnet, daß es gemäß einem oder mehreren der Ansprüche 51 bis 72 ausgebildet ist.

78. Power-Factor-Controller, der durch Ein- und Ausschalten von Leistungshalbleitern aus einer Eingangs-Gleichspannung eine Ausgangs-Gleichspannung erzeugt, dadurch gekennzeichnet, daß er gemäß einem oder mehreren der Ansprüche 51 bis 72 ausgebildet ist.

Hierzu 18 Seite(n) Zeichnungen

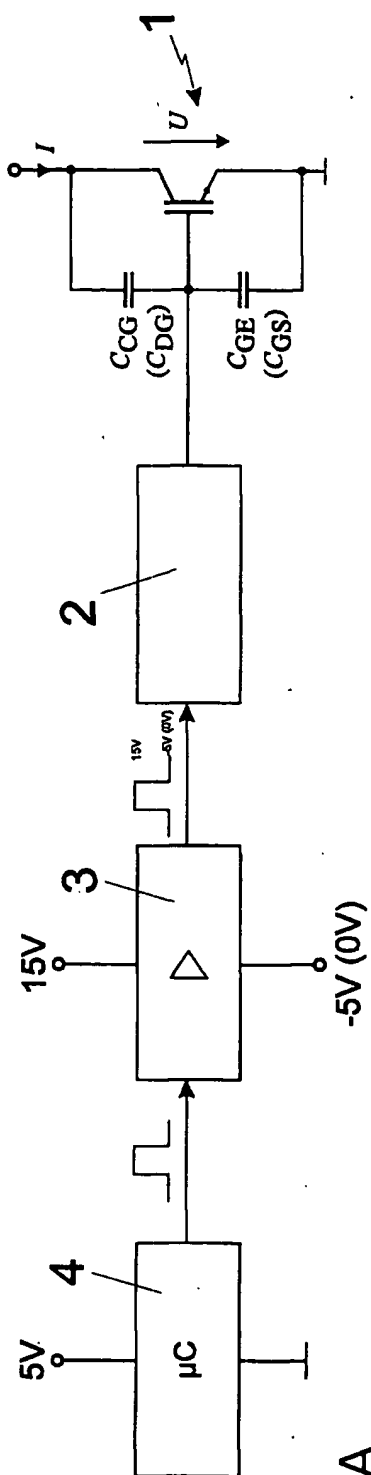


Fig. 1A

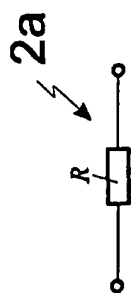


Fig. 1B

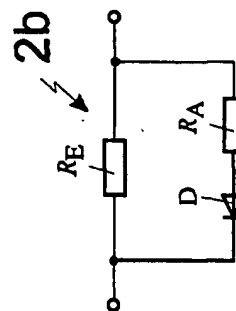


Fig. 1C

